

概述

KY5532BS 为一款 SPI 接口的双通道、32 位高精度 ADC 芯片，内置 1~128 倍可编程的低噪声仪表放大器、高精度 Sigma-Delta ADC，同时内部集成温度传感器、高精度基准电压源、晶体起振电路、高频内部 RC 时钟源。

ADC 实际有效精度 (ENOB) 24.3BIT@1倍PGA, 22.9BIT@64倍PGA, 等效输入噪声低至 $3\text{nV}/\sqrt{\text{Hz}}$, 零漂 $0.5\mu\text{V}$, 零漂温度系数低于 $5\text{nV}/^\circ\text{C}$ 。输出码率可配置为 6.25Hz 至 51200Hz。

可用于各类电子秤、分析天平、工业过程控制、直流/交流电能测量、耳温枪等需要高精度、低零漂的应用场合。

主要指标

- 工作电压范围: 2.8~5.5V
- 工作电流:
 - 工作模式: 5mA
 - 低功耗模式: 1uA
- 内置低噪声放大器, 1/2/4/8/16/32/64/128倍可灵活配置
- 双通道差分信号输入
- 32 位高精度低零漂 Sigma-Delta ADC
 - 支持 14 种采样速率, 6.25 Hz~51200 Hz
 - 支持 50 或 60Hz 模式
 - 支持 DC 偏差自校正
 - 线性度 0.0005% FS, 24BIT 有效位数
 - 噪声水平: $3\text{nV}/\sqrt{\text{Hz}}$ @ 128 倍 PGA
 - 零漂: 小于 $1\mu\text{V}$ @ 64/128 倍 PGA
- 内置晶体起振电路, 频率 2MHz~8Mhz, 默认选用 4.9152MHz
- 集成 4.9MHz 内部高频 RC 时钟, $-40\sim+85^\circ\text{C}$ 范围内温漂 1%
- 集成 $10\text{ppm}/^\circ\text{C}$ 的高精度基准参考电压源, 默认使用外部输入的基准参考电压
- 内置低阻接地开关, 可用于控制桥式传感器电阻通路以节省功耗
- 内置温度传感器
- SPI 接口
 - 支持标准 4 线或 3 线 SPI 接口
 - 支持最高 10MHz 通信时钟
 - 支持单一寄存器读写与多寄存器连续读写
 - 支持命令帧奇偶校验保护
 - 支持写入及读取操作的和校验保护
 - 支持独立错误监测输出脚位
- 系统功能
 - 集成晶体停振检测功能, 停止时将自动切换至 4.9MHz 内部 RC 时钟。
 - 支持软件全局复位
 - 支持上电自动复位
 - 支持低电压报警(3V)
- 工作温度范围: $-40\sim+105^\circ\text{C}$
- 存储温度范围: $-40\sim+125^\circ\text{C}$
- 封装样式: SSOP20

目录

概述	1
主要指标	1
1. AC 与 DC 特性	4
1.1. 极限参数	4
1.2. 工作参数	4
1.3. ESD/LU 性能	4
1.4. GPIO 参数	5
1.5. ADC 性能指标	6
1.6. ADC 测试图表	10
1.6.1. 不同增益设置下的噪声值	10
1.6.2. 不同数据码率设置下的噪声值	14
1.6.3. 增益和 Offset 的温漂	17
1.6.4. 电源抑制比(PSRR)	18
1.6.5. 共模抑制比(CMRR)	19
2. 引脚定义和封装	20
2.1. 引脚定义	20
2.2. 封装尺寸	22
3. 模块说明	23
3.1. 电源管理模块	23
3.2. 晶体起振模块	23
3.3. 高频RCH 时钟	24
3.4. BGP 电路	24
3.5. MUX 信号选择电路	24
3.6. PGA 电路	24
3.7. 温度传感器	24
3.8. Sigma-Delta ADC	25
3.9. 数字滤波器	25
3.10. 功耗模式	25
3.11. SPI 接口	25
4. SPI 接口协议	25
4.1. SPI 和校验	25
4.2. 读写命令帧	26
4.3. 转换命令帧	30
4.4. SPI接口复位	34
4.5. SPI读写时序参数	34
5. 寄存器描述	36
5.1. 寄存器地址	36
5.2. OS_CHx/GAIN_CHx 寄存器	37
5.3. CONV_CONFx 寄存器	38
5.4. SYS_CONFx 寄存器	41
5.4.1. SYS_CONF0	41
5.4.2. SYS_CONF1	43
5.4.3. SYS_CONF2	46

5.5.	D_TARG 寄存器	49
5.6.	CONV_DATA 寄存器	49
6.	ADC 校准	50
6.1.	校准概述	50
6.2.	Offset 自校准	50
6.3.	Offset 系统校准	50
6.4.	Gain 系统校准	50
6.5.	正常转换时的数据校准	51
7.	温度传感器	51
8.	应用框图	52
8.1.	桥式传感器	52
8.2.	其他传感器	54
订货信息:	55
版本历史	55

1. AC 与 DC 特性

1.1. 极限参数

当外部输入或是环境参数超过下面条件时，很可能会对于芯片造成损坏或是缩短其使用寿命。下表只代表会造成损坏的范围，不代表可以正常工作的范围。

Table 1-1 极限参数表

Symbol	Ratings	Min	Max	Unit
AVDD/DVDD	电源电压	-0.3	+6	V
Vsig	信号输入信号	-0.3	+6	V
TS	存储温度	-50	+150	°C
TJ	Junction Temperature under bias	-40	+125	°C

1.2. 工作参数

Table 1-2 工作参数表

Symbol	Parameter	Min	Typ	Max	Unit
AVDD/DVDD	IO口电压	2.8	5	5.5	V
I _{ACTIVE}	工作电流		5		mA
I _{PD}	休眠电流		0.6		uA
VPOR	上电复位电压	1.9	2	2.1	
VLVD	掉电监测电压	2.8	2.9	3	
TA	温度范围	-40	25	85	°C

1.3. ESD/LU 性能

Table 1-3 ESD/Latch-Up 性能指标

Symbol	Parameter	Min	Max	Unit
ESD(HBM)	HBM 模型的ESD放电电压	-4000	4000	V
Latch-Up	Latch-Up测试电流 (@85°C)	-200	200	mA

1.4. GPIO 参数

Table 1-4 GPIO 参数表

Symbol	Parameter	DVDD	Min	Typ	Max	Unit
VIH	输入信号高阈值	5V	4		5.5	V
VIL	输入信号低阈值	5V	-0.3		1	V
VT+	施密特由低变高电压的阈值	5V	2.72	2.92	3.17	V
VT-	施密特由高变低电压的阈值	5V	1.85	2	2.17	V
I _{IH}	输入高电平的电流	5V			+1	uA
I _{IL}	输入低电平的电流	5V	-1			uA
VOL	输出低电平 (@IOL电流条件)	5V			0.4	V
VOH	输出高电平 (@IOH电流条件)	5V	4			V
IOL	输出低电平电流@VOL (max)	5V	4.9	8.8	13.9	mA
IOH	输出高电平电流@VOH (min)	5V	5.5	15.6	29.9	mA

1.5. ADC 性能指标

Table 1-5 ADC 性能指标表

说明:以下指标如无特别说明, 都是在AVDD=DVDD=5V, REFP=5V条件下测得

Parameter	Min	Typ	Max	Unit
精度				
线性度(Linearity)		±0.0005	±0.001	%FS
有效位数 (ENOB)		24.3@PGA=1 22.9@PGA=64		BIT
无噪声位数 (Noise Free Bits)		21.8@PGA=1 20.4@PGA=64		BIT
等效噪声密度 (Noise Floor)		3.1	4.5	nV/√Hz
零漂 (Offset)		0.5	1	uV
零漂温漂 (Offset drift)		5		nV/°C
增益误差(Gain error)		0.1		%
增益温漂 (Gain drift)		1		ppm/°C
信号输入				
输入信号共模范围	AVSS		AVDD	V
差分输入电流		2		nA
信号输入阻抗		>1G		Ω
输入共模抑制比 (CMRR)		140		dB
基准电压				
REFP – REFN	1		AVDD-AVSS	V
差分输入电流		2		nA
内置基准电压	1.17	1.2	1.23	V
内置基准电压温度系数		10		ppm/°C
时钟				
ADC 转换速率 (Data Rate)	6.25		51200	Hz
晶体时钟频率		4.9152		MHz
内部 RC 时钟频率		4.9		MHz
电源				
AVDD 电源范围	2.8	5	5.5	V
DVDD 电源范围	2.8	5	5.5	V
电源抑制比 (PSRR)		140		dB

Table 1-6 等效输入 RMS 噪声(nV)

说明:以下指标如无特别说明, 都是在AVDD=DVDD=5V, REFP=5V条件下测得

数据码率 (Hz)	-3dB 带 宽 (Hz)	噪声(nV)@PGA(倍)							
		128	64	32	16	8	4	2	1
6.25	1.64	7.95	9.91	13.81	21.63	37.25	68.50	131.00	250.00
12.5	3.27	11.25	14.01	19.53	30.58	52.68	96.87	185.26	353.55
25	6.54	15.91	19.81	27.63	43.25	74.50	137.00	262.00	500.00
50	13.09	22.49	28.02	39.07	61.16	105.36	193.75	370.52	707.11
100	26.18	31.81	39.63	55.25	86.50	149.00	274.00	524.00	1000.00
200	52.36	44.99	56.04	78.14	122.33	210.72	387.49	741.05	1414.21
400	104.71	63.63	79.25	110.50	173.00	298.00	548.00	1048.00	2000.00
800	209.42	89.98	112.08	156.27	244.66	421.44	774.99	1482.10	2828.43
1600	418.85	127.25	158.50	221.00	346.00	596.00	1096.00	2096.00	4000.00
3200	837.70	179.96	224.15	312.54	489.32	842.87	1549.98	2964.19	5656.85
6400	1306.12	254.50	317.00	442.00	692.00	1192.00	2192.00	4192.00	8000.00
12800	2612.24	359.92	448.31	625.08	978.64	1685.74	3099.96	5928.38	11313.71
25600	5224.49	509.00	634.00	884.00	1384.00	2384.00	4384.00	8384.00	16384.00
51200	10448.98	1073.39	1603.72	2664.38	4785.70	9028.34	17513.62	34484.18	68425.31

Table 1-7 ENOB

说明:以下指标如无特别说明, 都是在AVDD=DVDD=5V, REFP=5V条件下测得

数据码率 (Hz)	-3dB 带 宽 (Hz)	ENOB@PGA(倍)							
		128	64	32	16	8	4	2	1
6.25	1.64	22.2	22.9	23.4	23.8	24.0	24.1	24.2	24.3
12.5	3.27	21.7	22.4	22.9	23.3	23.5	23.6	23.7	23.8
25	6.54	21.2	21.9	22.4	22.8	23.0	23.1	23.2	23.3
50	13.09	20.7	21.4	21.9	22.3	22.5	22.6	22.7	22.8
100	26.18	20.2	20.9	21.4	21.8	22.0	22.1	22.2	22.3
200	52.36	19.7	20.4	20.9	21.3	21.5	21.6	21.7	21.8
400	104.71	19.2	19.9	20.4	20.8	21.0	21.1	21.2	21.3
800	209.42	18.7	19.4	19.9	20.3	20.5	20.6	20.7	20.8
1600	418.85	18.2	18.9	19.4	19.8	20.0	20.1	20.2	20.3
3200	837.70	17.7	18.4	18.9	19.3	19.5	19.6	19.7	19.8
6400	1306.12	17.2	17.9	18.4	18.8	19.0	19.1	19.2	19.3
12800	2612.24	16.7	17.4	17.9	18.3	18.5	18.6	18.7	18.8
25600	5224.49	16.2	16.9	17.4	17.8	18.0	18.1	18.2	18.2
51200	10448.98	15.2	15.6	15.8	16.0	16.1	16.1	16.1	16.2

Table 1-8 Noise Free Bits

说明:以下指标如无特别说明, 都是在AVDD=DVDD=5V, REFP=5V条件下测得

数据码率 (Hz)	-3dB 带 宽 (Hz)	Noise Free Bits@PGA(倍)							
		128	64	32	16	8	4	2	1
6.25	1.64	19.7	20.4	20.9	21.3	21.5	21.6	21.7	21.8
12.5	3.27	19.2	19.9	20.4	20.8	21.0	21.1	21.2	21.3
25	6.54	18.7	19.4	19.9	20.3	20.5	20.6	20.7	20.8
50	13.09	18.2	18.9	19.4	19.8	20.0	20.1	20.2	20.3
100	26.18	17.7	18.4	18.9	19.3	19.5	19.6	19.7	19.8
200	52.36	17.2	17.9	18.4	18.8	19.0	19.1	19.2	19.3
400	104.71	16.7	17.4	17.9	18.3	18.5	18.6	18.7	18.8
800	209.42	16.2	16.9	17.4	17.8	18.0	18.1	18.2	18.3
1600	418.85	15.7	16.4	16.9	17.3	17.5	17.6	17.7	17.8
3200	837.70	15.2	15.9	16.4	16.8	17.0	17.1	17.2	17.3
6400	1306.12	14.7	15.4	15.9	16.3	16.5	16.6	16.7	16.8
12800	2612.24	14.2	14.9	15.4	15.8	16.0	16.1	16.2	16.3
25600	5224.49	13.7	14.4	14.9	15.3	15.5	15.6	15.7	15.7
51200	10448.98	12.7	13.1	13.3	13.5	13.6	13.6	13.6	13.7

1.6. ADC 测试图表

1.6.1. 不同增益设置下的噪声值

测试条件:

输入0.5mV 的直流信号, AVDD=DVDD=REFP=5V, REFN=GND, 采样率6.25Hz。

为便于对比, 图中的数据只取了高 25BIT。由于最高位为一个冗余的符号位, 因此高 25BIT, 实际等效于常见的24BIT 数据。

PGA=1

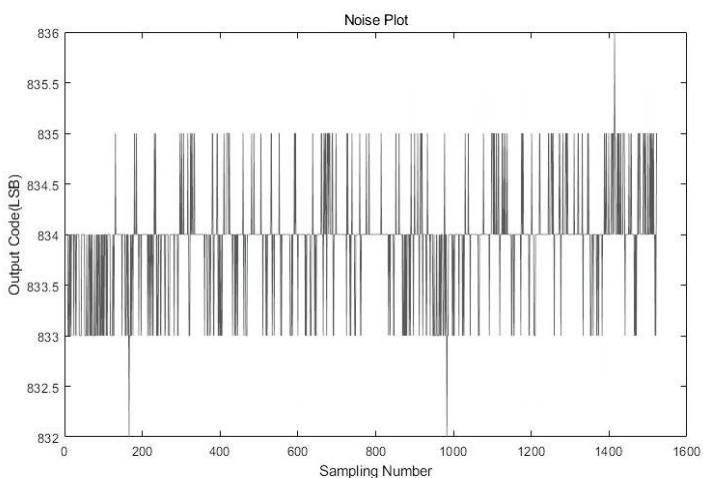


Figure 1

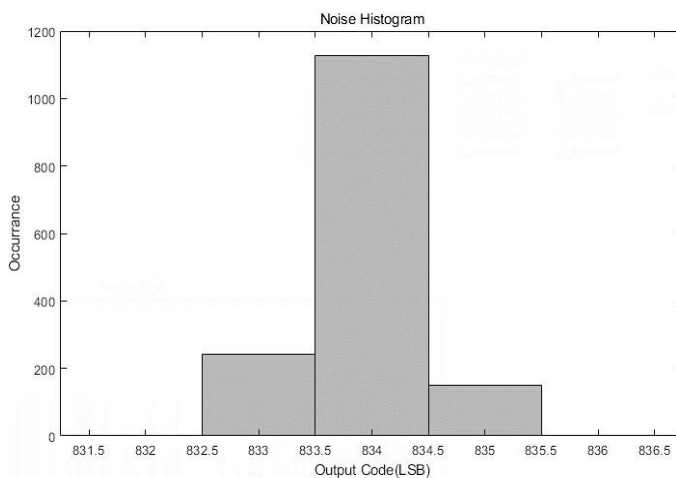


Figure 2

PGA=2

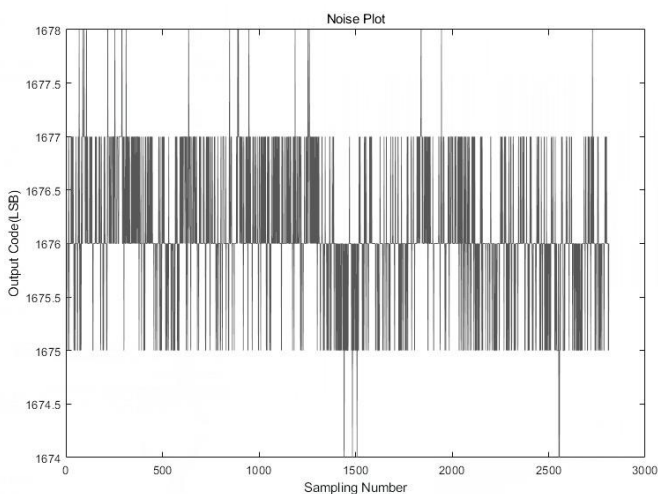


Figure 3

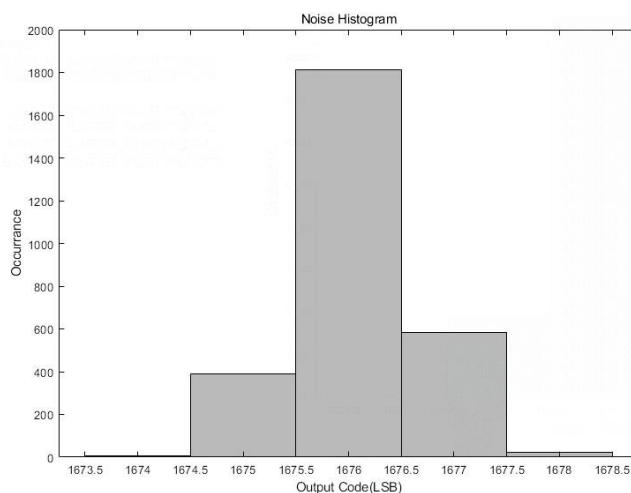


Figure 4

PGA=16

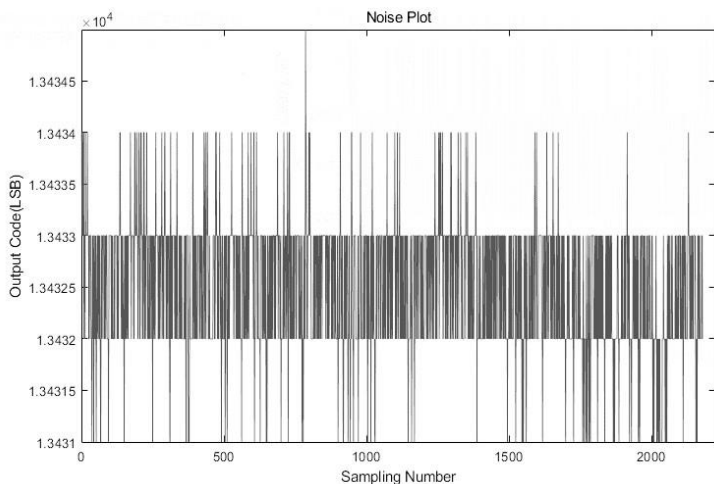


Figure 5

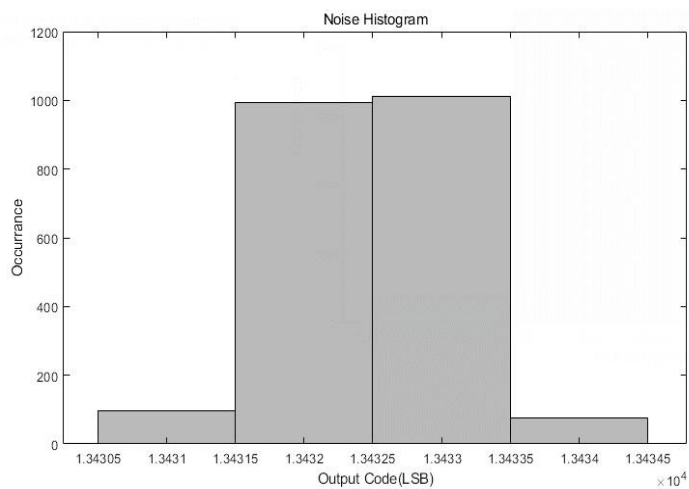


Figure 6

PGA=32

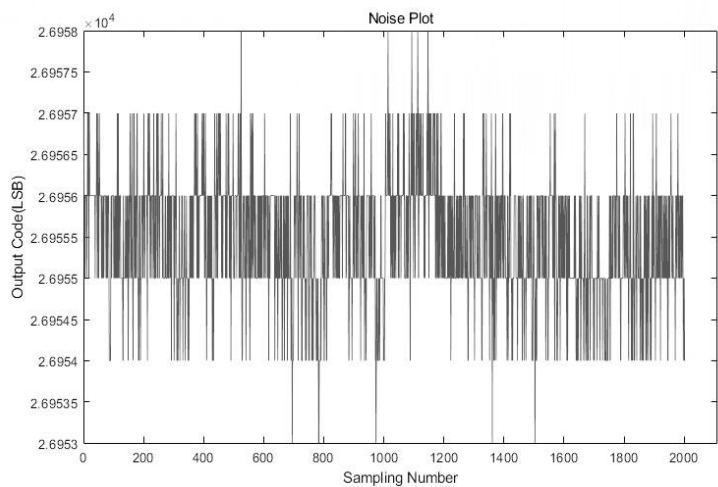


Figure 7

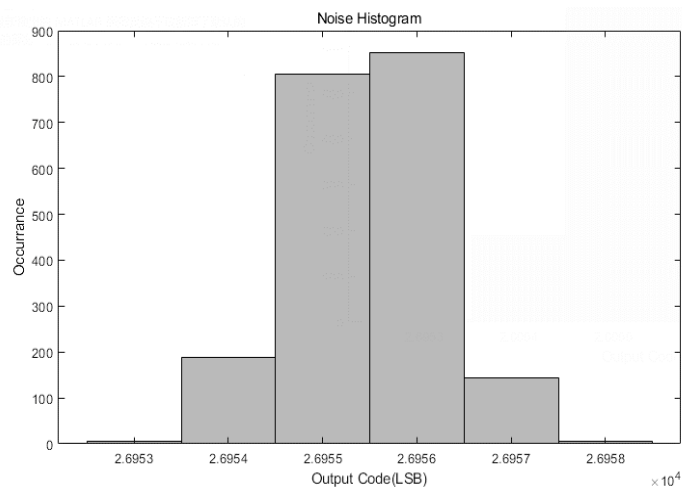


Figure 8

PGA=64

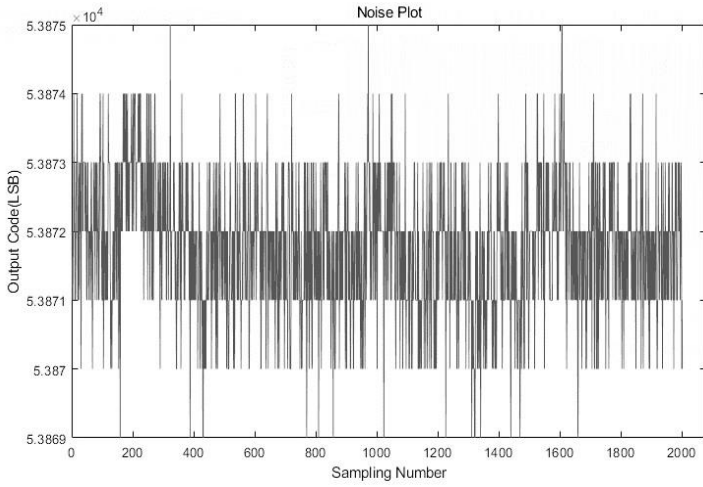


Figure 9

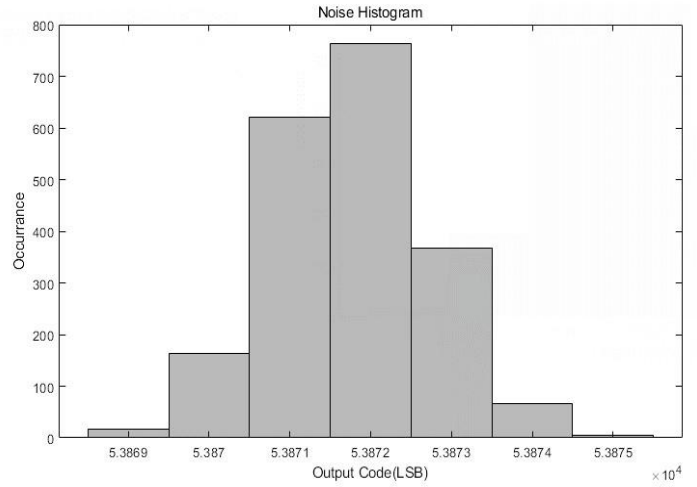


Figure 10

PGA=128

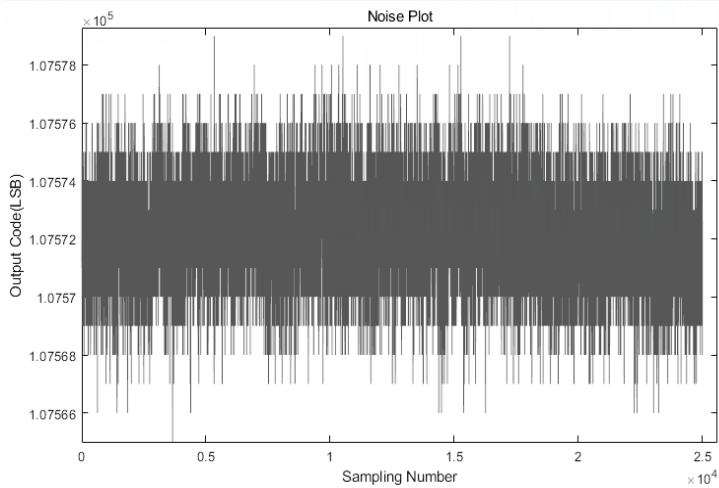


Figure 11

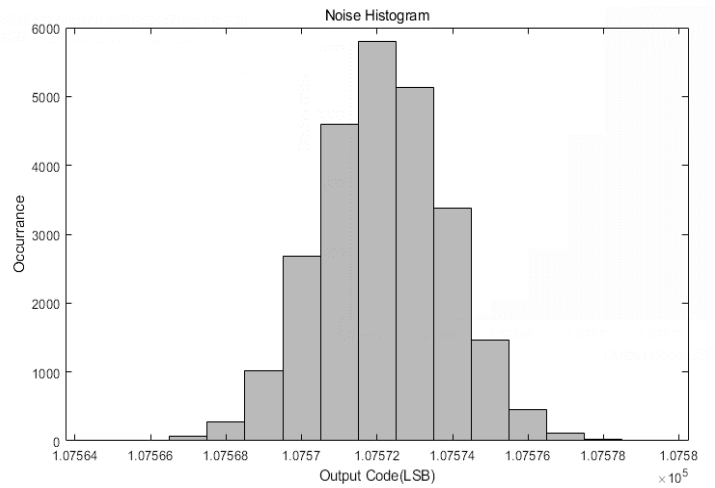


Figure 12

下图为PGA=128 时的信号频谱图，无谐波、无Flicker noise。

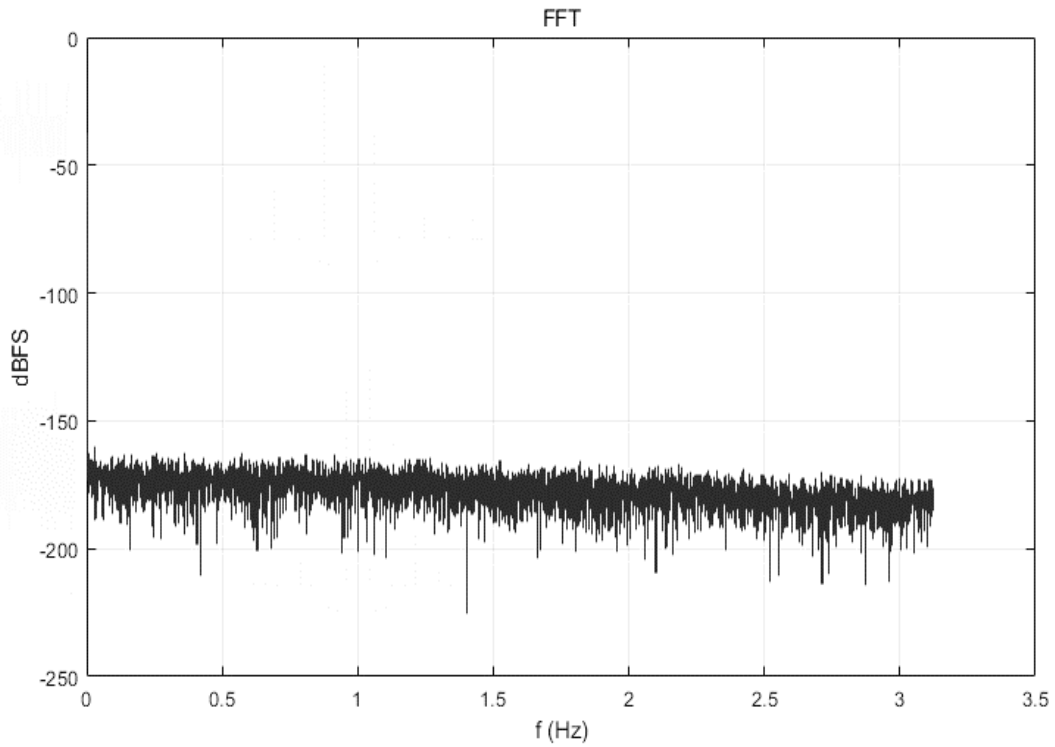


Figure 13

1.6.2. 不同数据码率设置下的噪声值

测试条件:

输入0.5mV 的直流信号, AVDD=DVDD=REFP=5V, REFN=GND, 增益固定为128 倍。

为便于对比, 图中的数据只取了高 25BIT。由于最高位为一个冗余的符号位, 因此高 25BIT, 实际等效于常见的24BIT 数据。

DR=200Hz

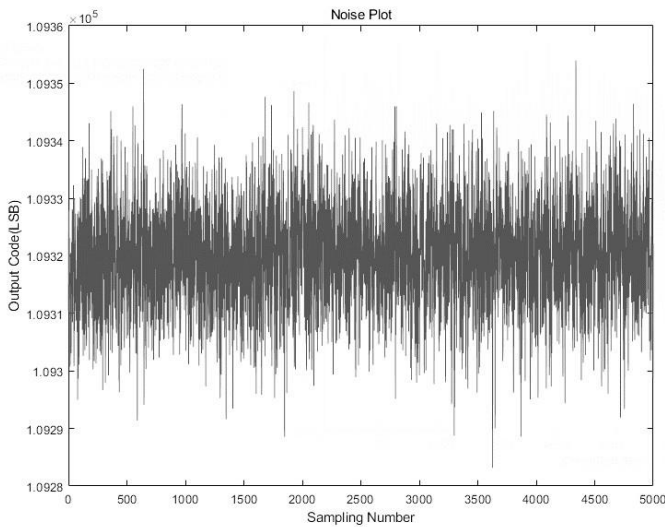


Figure 14

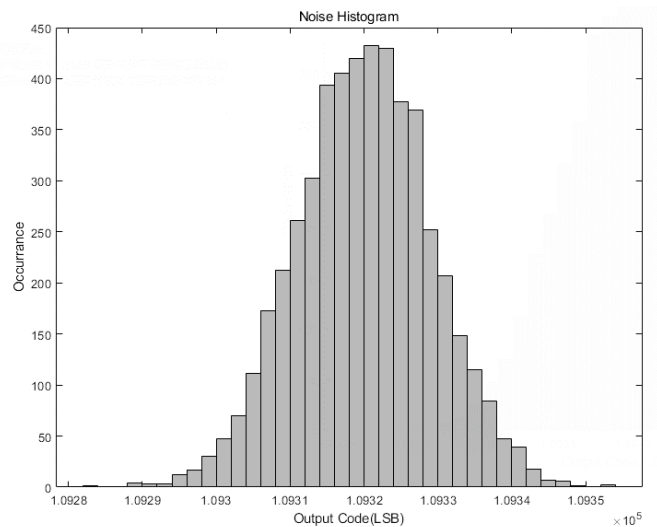


Figure 15

DR=800Hz

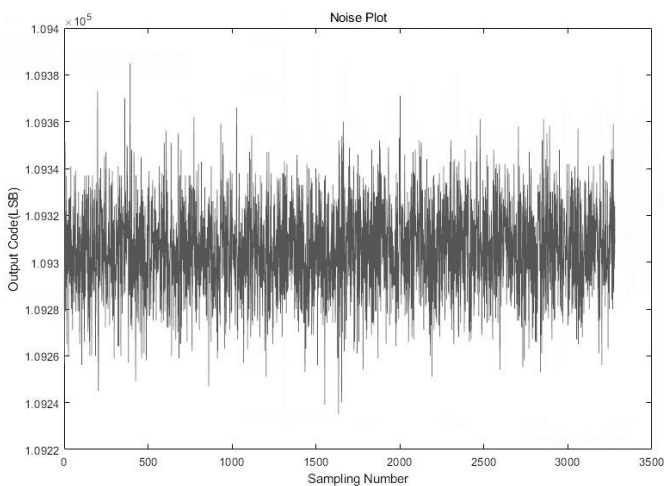


Figure 16

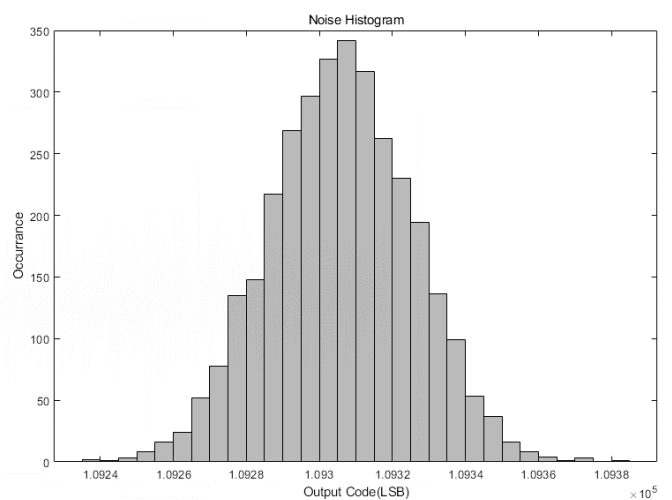


Figure 17

DR=3200Hz

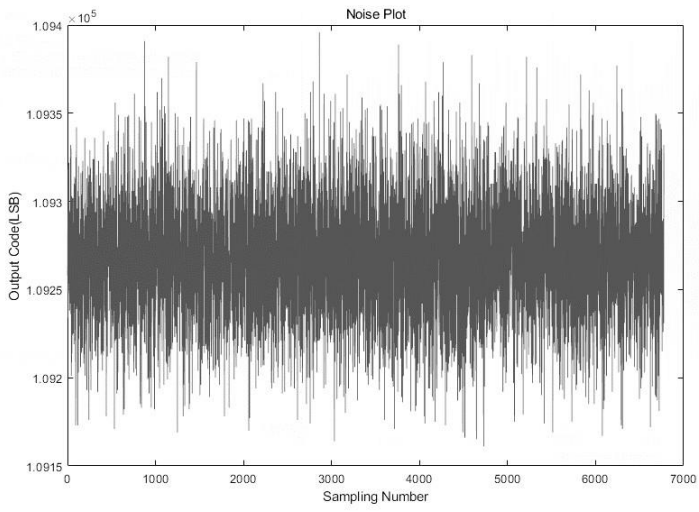


Figure 18

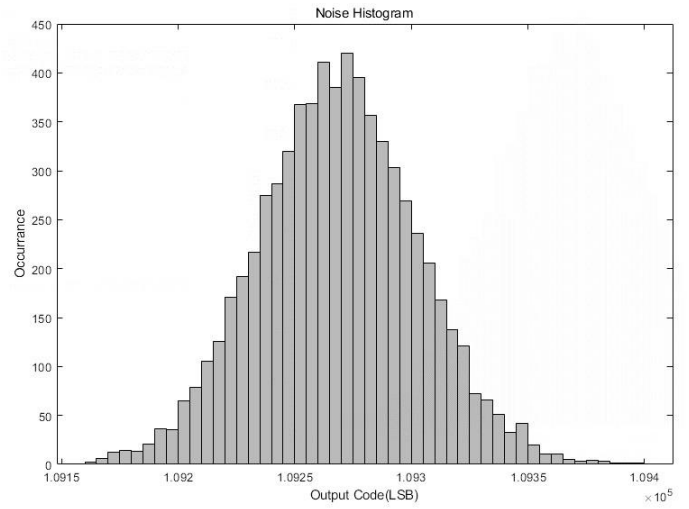


Figure 19

DR=12800Hz

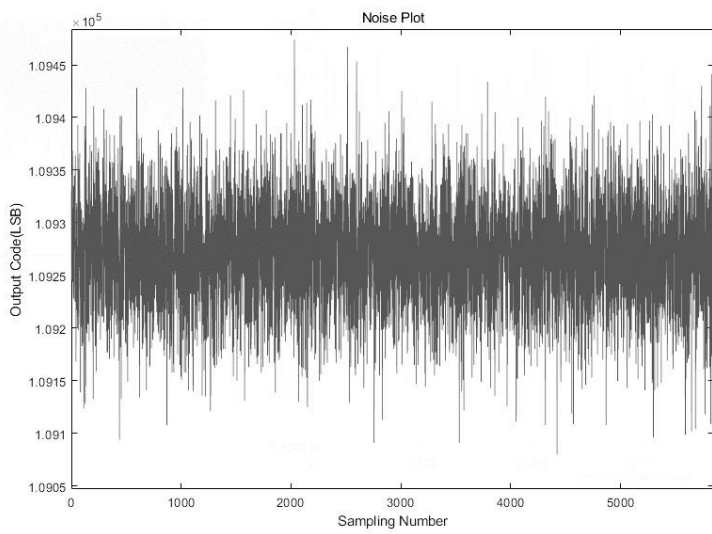


Figure 20

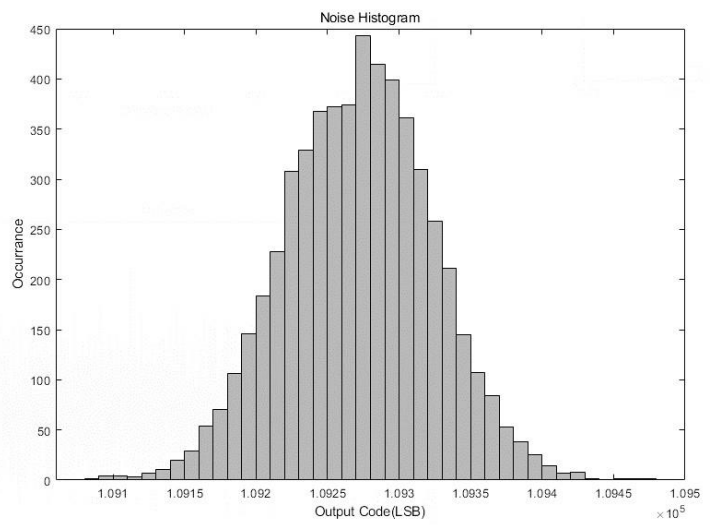


Figure 21

DR=25600Hz

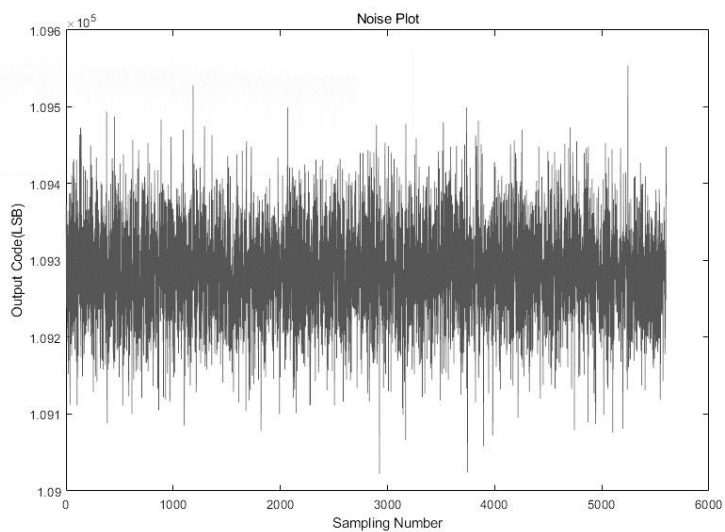


Figure 22

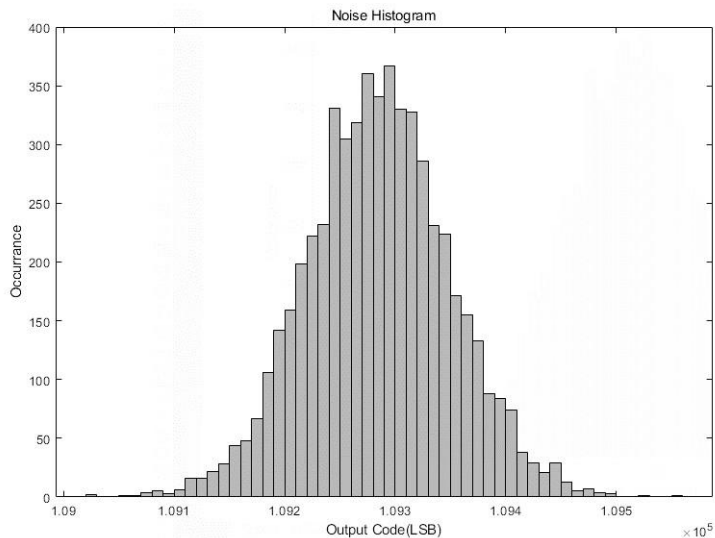


Figure 23

DR=51200Hz

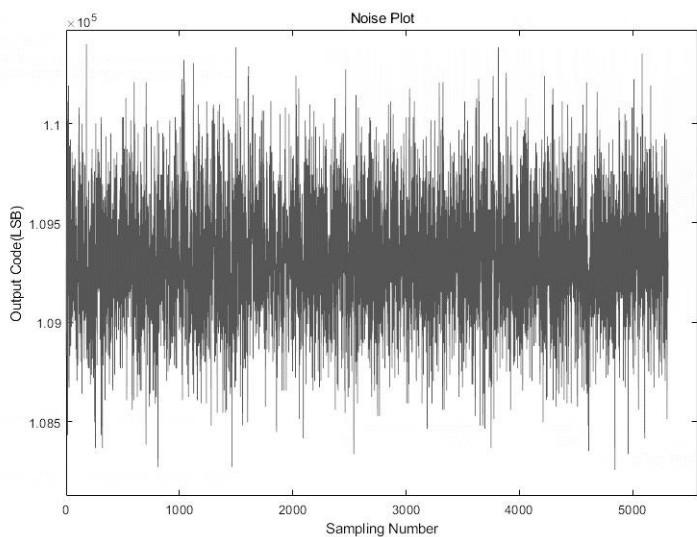


Figure 24

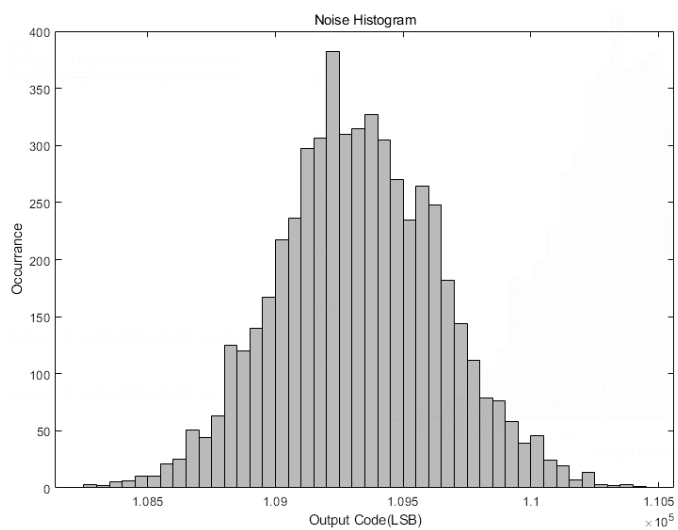


Figure 25

1.6.3. 增益和 Offset 的温漂

增益温漂测试条件:

输入一半量程的直流信号, AVDD=DVDD=REFP=5V, REFN=GND, 增益设置为 64 倍, DR=6.25Hz。测试温度范围-40~125 摄氏度。

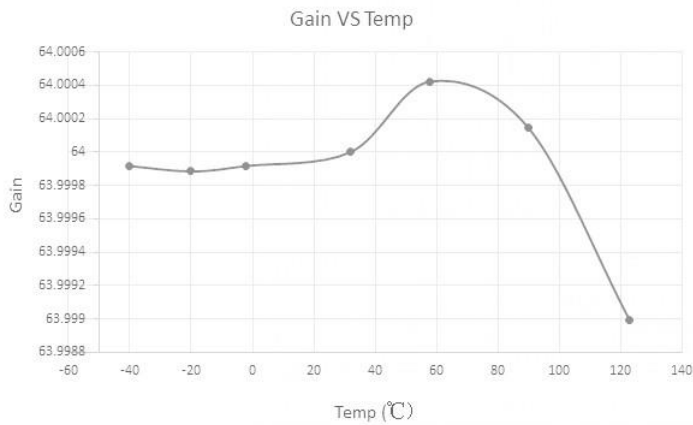


Figure 26

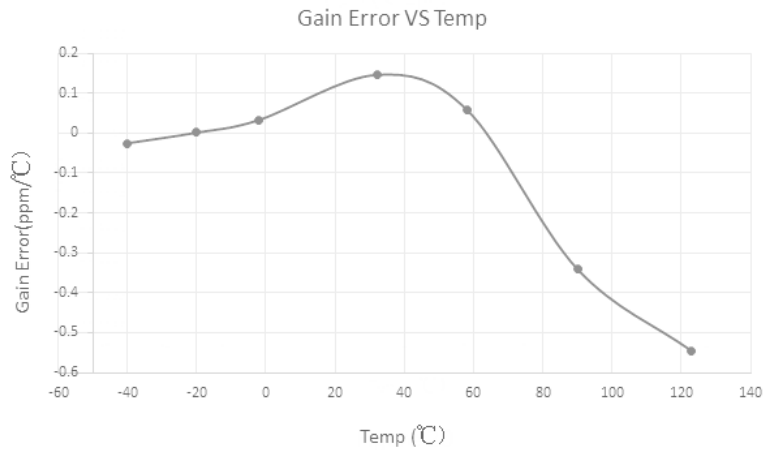


Figure 27

Offset 温漂测试条件:

输入信号外部短接, AVDD=DVDD=REFP=5V, REFN=GND, 增益设置为 64 倍, DR=6.25Hz。测试温度范围-40~125 摄氏度。

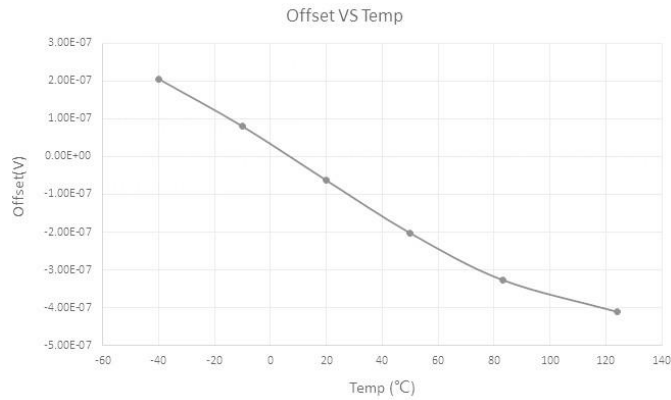


Figure 28

1.6.4. 电源抑制比(PSRR)

测试条件:

电源上叠加1V 峰峰值、50Hz 的正弦信号, AVDD=DVDD=4.5V (即电源在4~5V 之间变化), REFP=1.2V (内部基准电压源产生), REFN=GND, PGA 设置为64 倍, 采样率400Hz。频谱图如下图所示。

电源工频干扰信号在输出数据上为-120dB, 即 1 μ V, 等效到输入端为 $1\mu\text{V} \times 1.2\text{V} / 64 = 18.8\text{nV}$ (其中 1.2V 为基准电压)。1V 峰峰值的输入电源干扰的有效值为, $1/2 / 1.414 = 0.354\text{V}$ 。

则PSRR 计算为: $20 \times \log_{10}(0.354 / 18.8\text{n}) = 145\text{dB}$

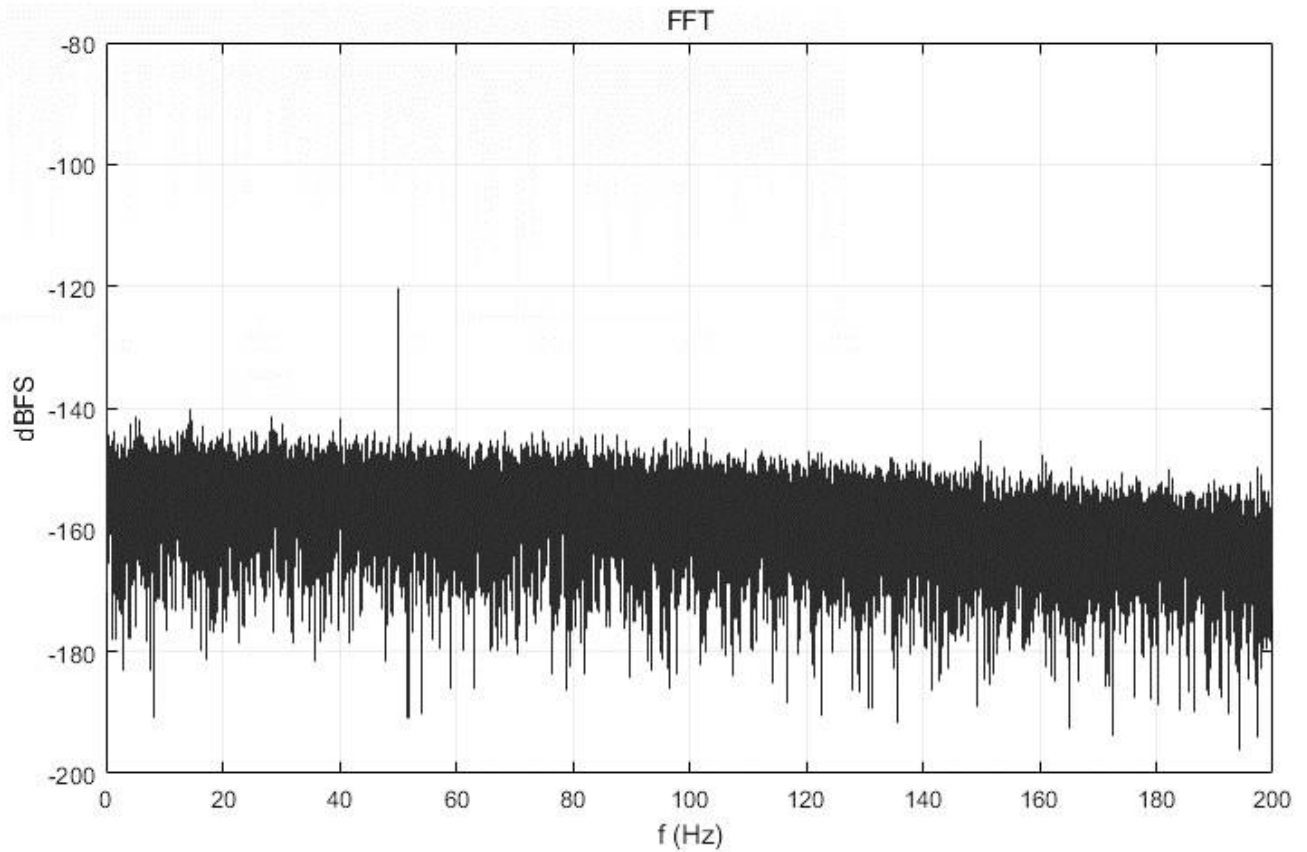


Figure 29

1.6.5. 共模抑制比(CMRR)

测试条件:

在输入信号上叠加 2V 峰峰值、6.25Hz 的正弦共模信号, AVDD=DVDD=REFP=5V, REFN=GND, PGA 设置为 128 倍, 采样率 800Hz。频谱图如下图所示。

共模干扰信号在输出数据上为 -119dB, 即 1.1uV, 等效到输入端为 $1.1\mu\text{V} \times 5\text{V} / 128 = 43.8\text{nV}$ (其中 5V 为基准电压)。2V 峰峰值的输入共模干扰的有效值为, $2 / 1.414 = 0.707\text{V}$ 。

则 CMRR 计算为: $20 \times \log_{10}(0.707 / 43.8\text{n}) = 144\text{dB}$

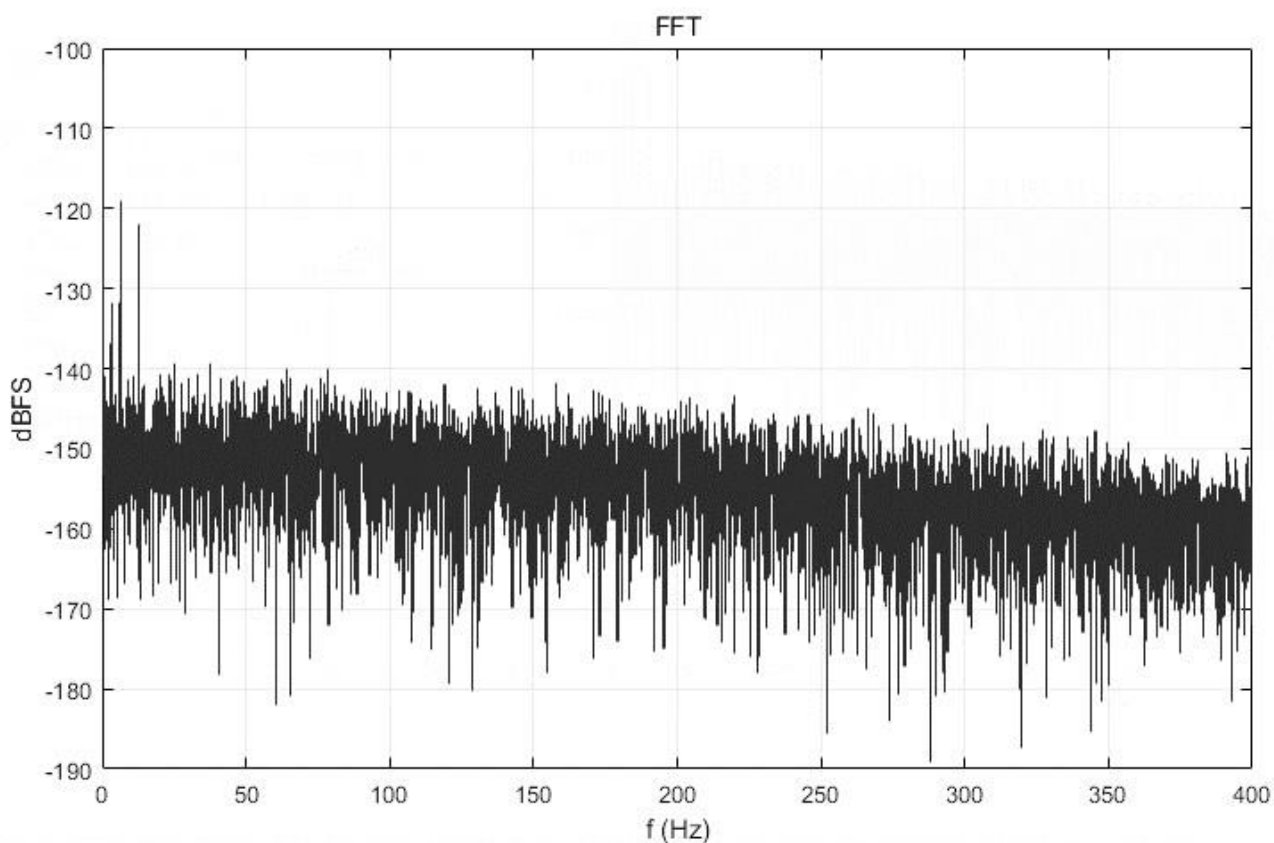


Figure 30

2. 引脚定义和封装

2.1. 引脚定义

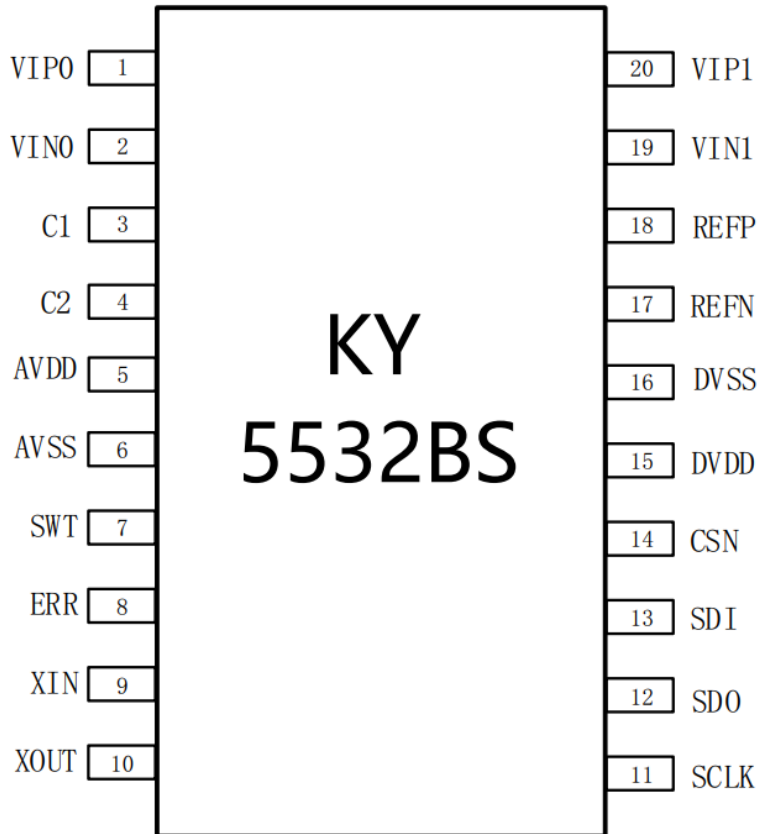


Figure 2-1 KY5532BS 芯片引脚图

Table 2-1 KY5532BS 引脚定义

管脚	名称	类型	描述
1	VIPO	输入	信号通道 0 正输入端
2	VINO	输入	信号通道 0 负输入端
3	C1	输入/输出	去耦电容端口 1, 在 C1/C2 之间接一个 10nF 的瓷片电容。如设置的输出数据码率在 3.2kHz 以上, 则应改为 1nF 或 470pF 的电容
4	C2	输入/输出	去耦电容端口 2
5	AVDD	电源	模拟电源, AVDD 和 AVSS 之间接一个大于等于 1uF 的瓷片电容
6	AVSS	地	模拟地
7	SWT	输入/输出	接地开关, 开关阻抗 5 欧姆。通过设置 SYS_CONF1 寄存器的 SWT_SIG 寄存器打开。
8	ERR	输出	SYS_CONF0 寄存器里的状态位 PW_LV='1', ERR_PC='1', ERR_C='1', RS_V='0' 这 4 个条件有一个成立的时候, 芯片的 ERR 管脚输出 '0' 电平, 提示芯片发生了异常
9	XIN	输入	晶体输入, 在 XIN/XOUT 之间接一个 4.9152MHz 的晶体, 无需外部电容
10	XOUT	输出	晶体输出
11	SCLK	输入	SPI 时钟输入, 闲置状态要求低电平, 建议片外接 10K Ohm 上拉至电源的电阻
12	SDO	输出	SPI 数据输出, 建议片外接 10K Ohm 上拉至电源的电阻
13	SDI	输入	SPI 数据输入, 建议片外接 10K Ohm 上拉至电源的电阻
14	CSN	输入	SPI 片选输入, 低电平有效
15	DVDD	电源	数字电源, , DVDD 和 DVSS 之间接一个大于 0.1uF 的瓷片电容
16	DVSS	地	数字地
17	REFN	输入/输出	基准电压源负输入端, 一般情况接 AVSS
18	REFP	输入/输出	基准电压源正输入端, REFP 和 REFN 之间接一个大于等于 1uF 的瓷片电容
19	VIN1	输入	信号通道 1 负输入端
20	VIP1	输入	信号通道 1 正输入端

2.2. 封装尺寸

SSOP20:

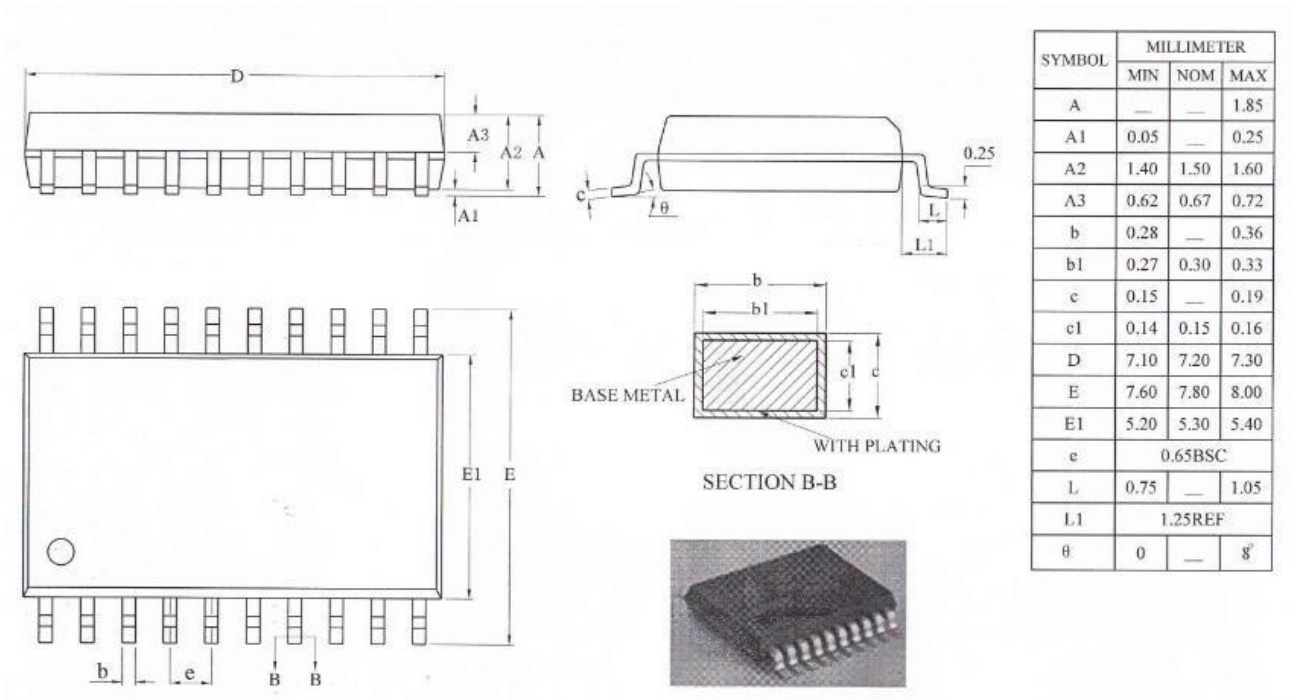


Figure 2-2 KY5532BS 封装尺寸

3. 模块说明

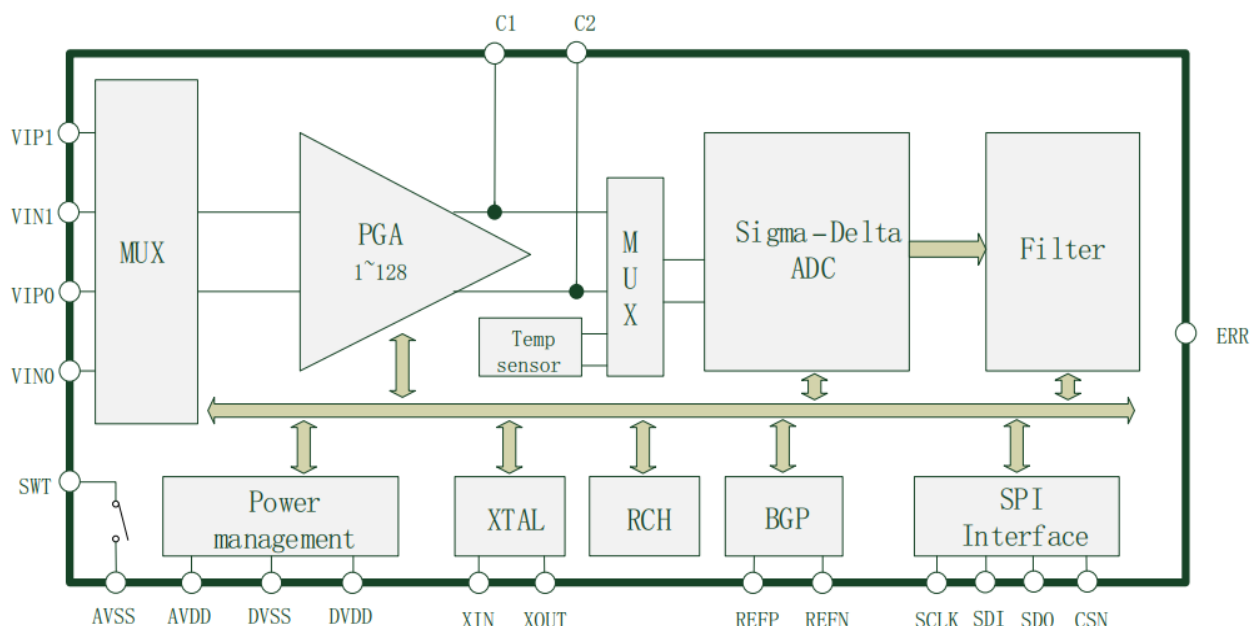


Figure 3-1 KY5532BS 模块功能图

如上图所示，芯片内部包含电源管理模块、晶体起振模块、高频 RCH 时钟、内部基准源（BGP）模块、输入信号选择电路(MUX)、可编程增益放大器（PGA）、Sigma-Delta ADC 模块、数字滤波器模块、SPI 接口模块。

3.1. 电源管理模块

芯片由DVDD/DVSS/AVDD/AVSS两组电源供电，正常工作的供电范围为

2.8~5.5V。电源模块内置上电复位（POR）电路，在上电之初将为芯片提供复位信号。

电源模块内还集成了欠压监测电路，当监测到 AVDD/DVDD 电源低于 3V 时，SYS_CONF0 寄存器里的 PW_LV 将置'1'，同时芯片的ERR 管脚将输出'0'，提示有欠压发生。

电源模块还提供了一个内阻为 5 欧的内部可配置 MOS 开关，将 SWT 引脚短路到 AVSS 引脚。可用于减小桥式电阻闲置时期的功耗。通过设置 SYS_CONF1 寄存器的 SWT_SIG 寄存器打开。[详见 SYS_CONFx 寄存器章节。](#)

3.2. 晶体起振模块

芯片内部集成晶体起振模块，只需在 XIN/XOUT 引脚上接入一个晶体即可起振，晶体频率范围 2MHz~8MHz，默认选用 4.9152MHz。

3.3. 高频RCH 时钟

芯片内部集成 4.9MHz 的高频 RCH 时钟，该时钟作为晶体时钟的备份，如果晶体时钟因意外停止工作，在停振200ms之后，系统将自动切换到RCH时钟上。

芯片内部 RCH 时钟在-40~85 度范围内随温度的频率变化小于 1%，但芯片之间的 RCH 频率存在固有偏差。如系统应用在无晶体的场合，且希望RCH频率精度较高时，需由MCU做额外校正，校正值配置到 SYS_CONF2 寄存器里的 RCTRIM<3:0>，详见 SYS_CONFx 寄存器章节。有晶体的应用场合则无需配置此寄存器。

3.4. BGP 电路

芯片内置高精度带隙基准（BGP）电路，产生 1.2V 的基准电压。该基准电压温度系数的典型值为 10ppm/°C。在桥式传感器等应用下，采用外部输入的基准电压。外部基准从 REFP 和 REFN 引脚接入，SYS_CONF1 寄存器里的 VRS 采用默认的'0'，此时内部产生的基准电压不起作用。

在无外部基准电压的应用下，需将 SYS_CONF1 寄存器里的 VRS 配置为'1'，则内部基准电压从 REFP 和 REFN 送出，且 REFP 和 REFN 之间需加 1 个 1uF 去耦电容。

基准电压的温度系数可通过设置 SYS_CONF2 寄存器里的 REFTRIM<2:0>进行微调。详见 SYS_CONFx 寄存器章节。

3.5. MUX 信号选择电路

芯片有两路输入信号引脚，以及一路内部温度传感器信号，ADC 可通过时分复用的方式对这 3 路信号进行采样。

两路外部信号的选择是通过 CONV_CONFx 寄存器里的 CHS 进行设置，CHS=0 时选择 VIP0/VIN0 引脚的信号进行转换，CHS=1 时选择 VIP1/VIN1 引脚。但如果 CONV_CONFx 寄存器里的 TMPEN 设置为 1，则选择对内部温度传感器的信号进行转换。详见 CONV_CONFx 寄存器章节。

3.6. PGA 电路

芯片内部集成一个 1~128 倍可编程的高精度仪表放大器，增益可通过 CONV_CONFx 寄存器里的 GA<2:0>进行设置。详见 CONV_CONFx 寄存器章节。

3.7. 温度传感器

芯片内部集成 2°C 精度的温度传感器，传感器计算公式详见温度传感器章节。

3.8. Sigma-Delta ADC

芯片内集成一路高性能的Sigma-Delta ADC（性能指标见ADC性能指标章节），ADC转换产生的高频量化码流送给后续的数字滤波器（DSP）电路进行处理，并最终得到32BIT ADC数据。

在50Hz工作模式下（由SYS_CONF1寄存器的FR_SEL控制），ADC默认的工作频率为819.2kHz。也可以通过配置SYS_CONF2寄存器的ADCKDIV2将其配置为409.6kHz。详见SYS_CONFx寄存器章节。

3.9. 数字滤波器

数字滤波器对ADC转换产生的高频量化码流进行处理，最终获得32BIT ADC数据。滤波器输出频率可通过CONV_CONFx寄存器里的DR<3:0>配置为6.25~51200Hz。详见CONV_CONFx寄存器章节。

3.10. 功耗模式

芯片可通过设置SYS_CONF1寄存器的POWD=1，使芯片进入低功耗模式。此模式下PGA/ADC/晶体起振电路/BGP/RCH等模块都会关闭，功耗小于1uA。

3.11. SPI 接口

SPI接口部分详见SPI接口协议章节

4. SPI 接口协议

SPI接口分为两种命令帧，一种是用来读写寄存器的读写命令帧，另外一种是用来启动ADC转换的转换命令帧，两种命令帧使用第一个字节的第一个Bit来区分，若为0，则为读写命令帧，若为1，则为转换命令帧。

4.1. SPI 和校验

当配置寄存器SYS_CONF0的CKS_EN位被设置为1后，SPI接口会进入和校验模式，包含读写命令帧里的数据与转换命令帧得到的ADC数据，都会包含和校验帧。和校验帧针对写入或者读出的数据做保护，每个

32bits数据会被拆成四个字节，将四个字节总合起来再加上0x5A后，取最低8 bit即为和校验帧，如以下公式

$$\text{和校验} = \text{Data Byte 0} + \text{Data Byte 1} + \text{Data Byte 2} + \text{Data Byte 3} + 0x5A$$

在每个32bits数据后端，都需要加上和校验帧，若和校验不符合，则该命令会被忽略（写命令帧），或是该数据为无效数据（读命令帧或是转换命令帧得到的ADC数据）。

开启和校验模式后的时序图见下章节。

4.2. 读写命令帧

读写命令帧的第一帧为命令帧，格式如下

Table 4-1 读写命令帧结构

Bit							
7	6	5	4	3	2	1	0
0	ADDR				R/W	ARRAY	PC

BIT	名称	描述
7	起始位	必须为0
6:3	ADDR	读写命令帧的目标寄存器地址，具体说明详见寄存器描述章节： 0x0: OS_CH0 0x1: GAIN_CH0 0x2: OS_CH1 0x3: GAIN_CH1 0x4: CONV_CONF0 0x5: CONV_CONF1 0x6: SYS_CONF0 0x7: SYS_CONF1 0x8: SYS_CONF2 0x9: D_TARG 0xA: CONV_DATA 其他: 不可读写
2	R/W	读写类型选择 0: 写 1: 读
1	ARRAY	单一或是连续寄存器读写 0: 单一寄存器读写 1: 连续寄存器读写，此时会固定由 ADDR=0 寄存器开始读写，到 ADDR=9 结束读写，ADDR 字段会被忽略，
0	PC	Bit 7 到 Bit 1 之奇偶校验位， 当 Bit 7~Bit 1 有奇数个 1 时，PC 应为 1， 当 Bit 7~Bit 1 有偶数个 1 时，PC 应为 0。若此奇偶校验位错误，则该命令不被执行，且 SYS_CONF0 中的 ERR_CKS 位置会被置 1。

图4-1为单一寄存器写命令帧不包含和校验的时序

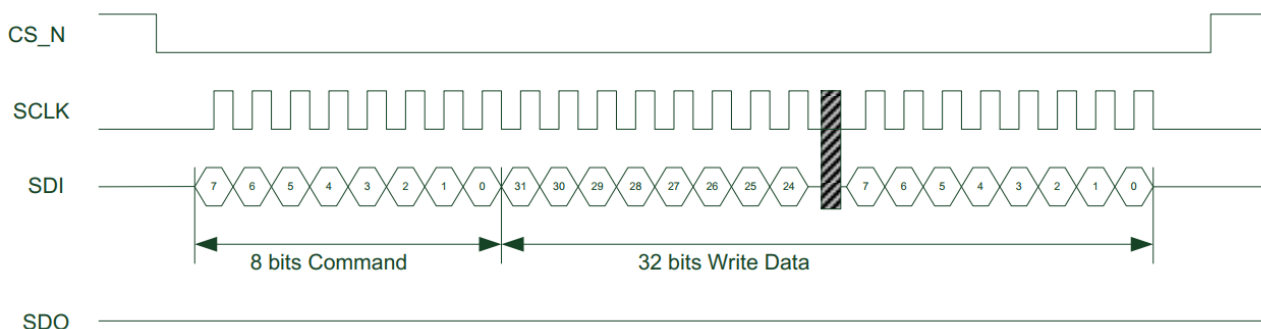


Figure 4-1 SPI 单一寄存器写命令帧时序 (不包含和校验)

图4-2为单一寄存器写命令帧包含和校验的时序

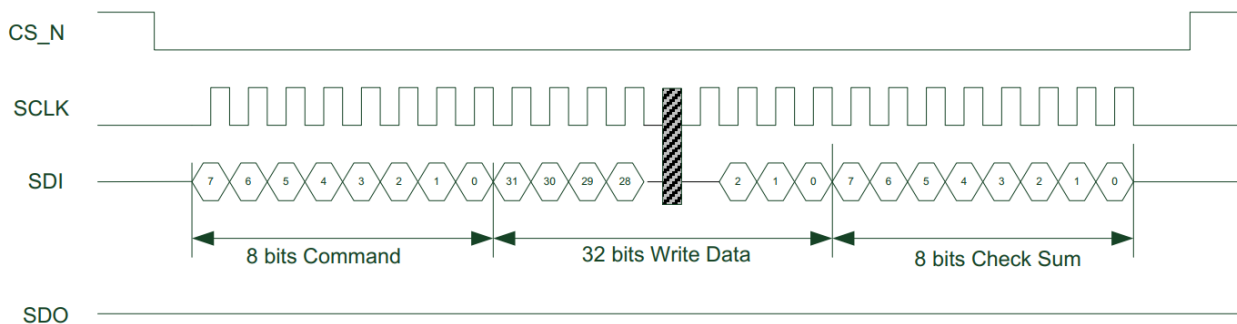


Figure 4-2 SPI 单一寄存器写命令帧时序 (包含和校验)

图4-3为单一寄存器读命令帧不包含和校验的时序

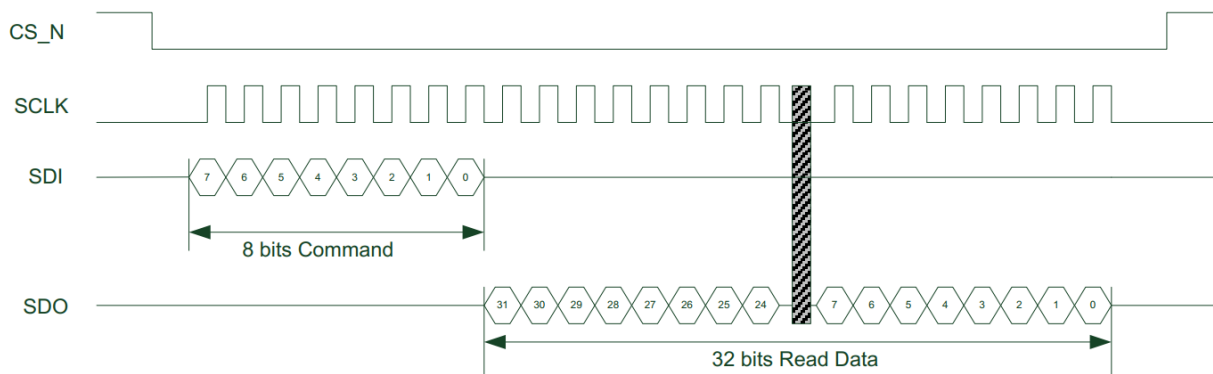


Figure 4-3 SPI 单一寄存器读命令帧时序 (不包含和校验)

图4-4为单一寄存器读命令帧包含和校验的时序

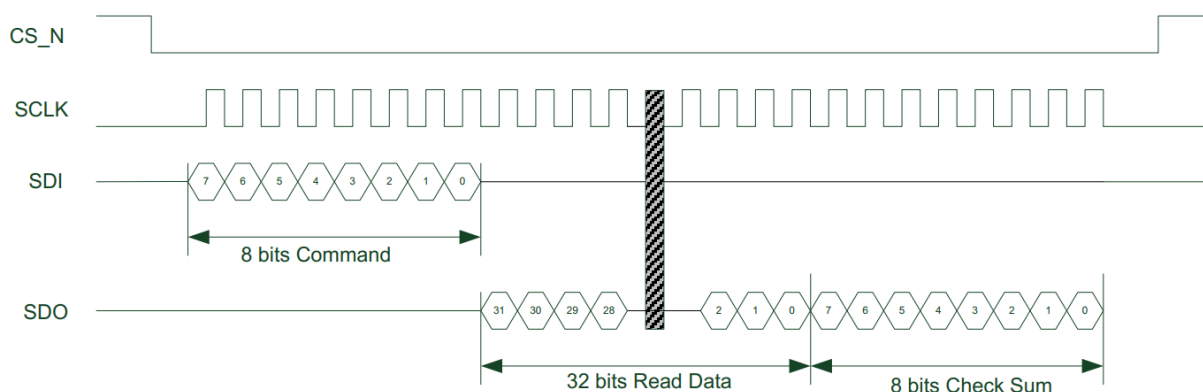


Figure 4-4 SPI 单一寄存器读命令帧时序 (包含和校验)

图4-5为连续寄存器写命令帧不包含和校验的时序

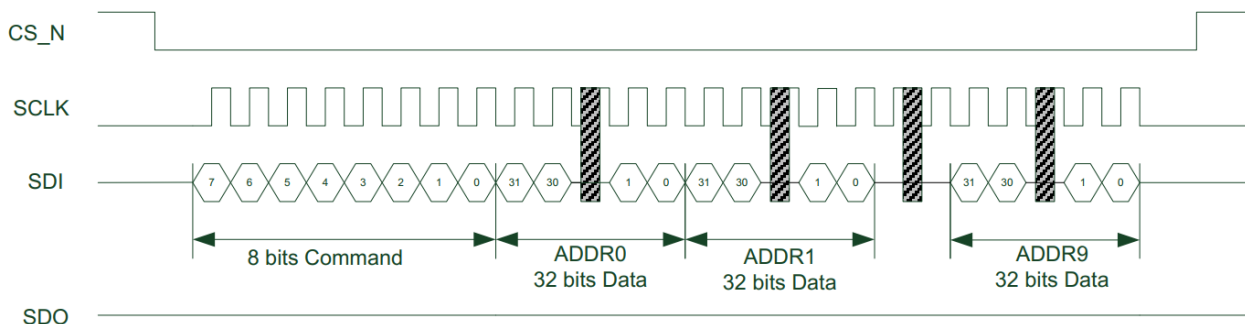


Figure 4-5 SPI 连续寄存器写命令帧时序 (不包含和校验)

图4-6为连续寄存器写命令帧包含和校验的时序

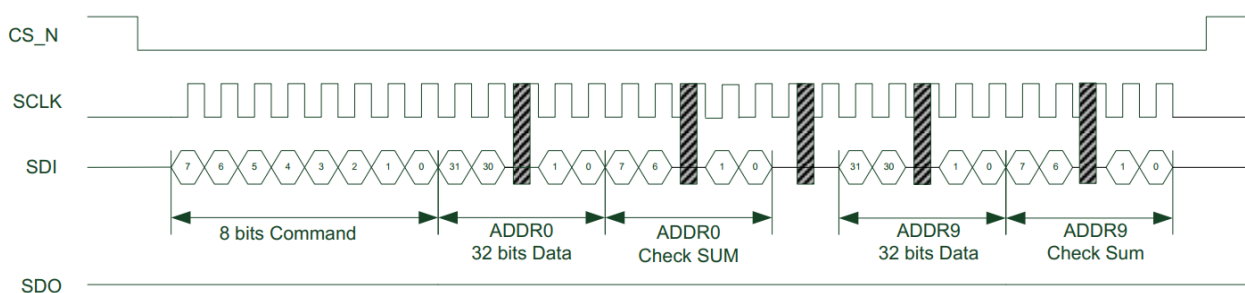


Figure 4-6 SPI 连续寄存器写命令帧时序 (包含和校验)

图4-7为连续寄存器读命令帧不包含和校验的时序

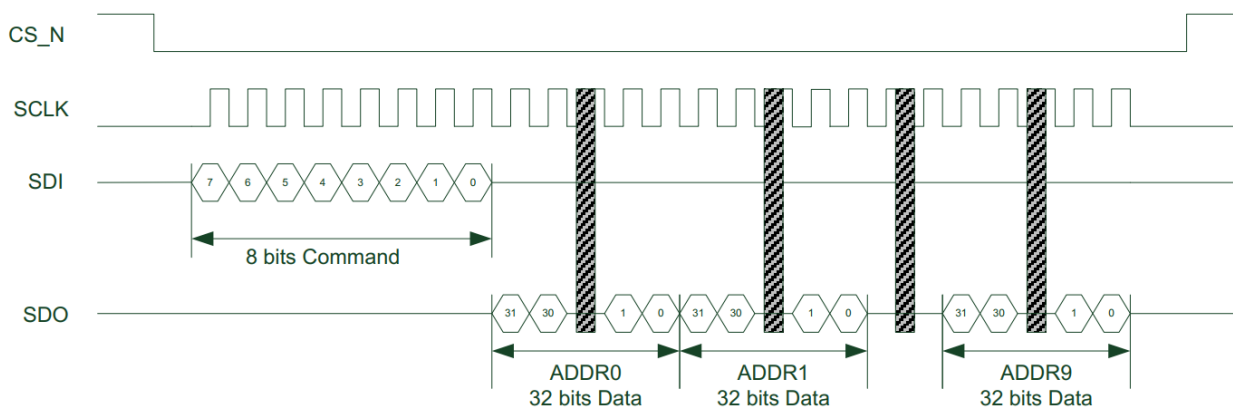


Figure 4-7 SPI 连续寄存器读命令帧时序 (不包含和校验)

图4-8为连续寄存器读命令帧包含和校验的时序

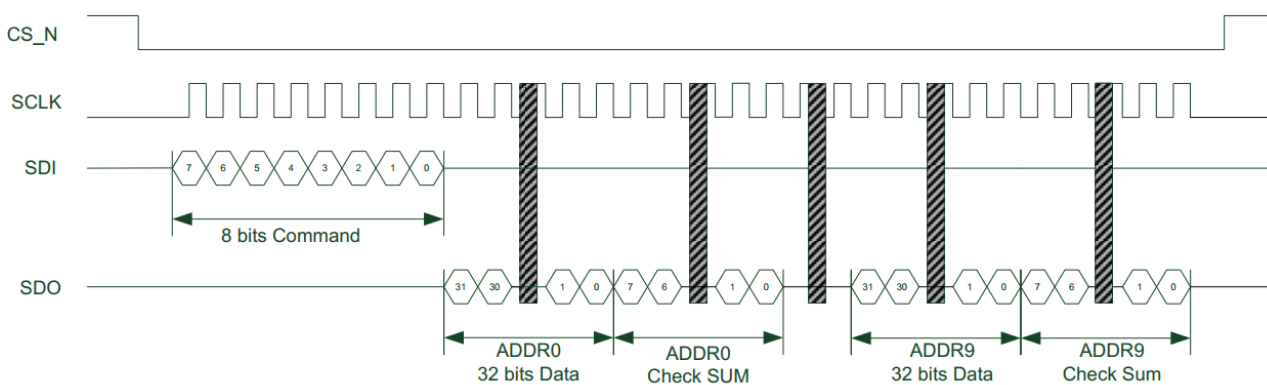


Figure 4-8 SPI 连续寄存器读命令帧时序 (包含和校验)

4.3. 转换命令帧

转换命令帧的第一帧为命令帧，格式如下 Table 4-2 转换命令帧结构

Bit							
7	6	5	4	3	2	1	0
1	0	CONV_CONF		CONV_M			PC

Bit	名称	描述
7	起始位	必须为1
6	保留位	必须为0
5:4	CONV_CONF	转换配置选择，具体说明详见 CONV_CONFx 寄存器 0x0: 使用 CONV_CONF00 作为转换设置参数寄存器 0x1: 使用 CONV_CONF01 作为转换设置参数寄存器 0x2: 使用 CONV_CONF10 作为转换设置参数寄存器 0x3: 使用 CONV_CONF11 作为转换设置参数寄存器
3:1	CONV_MOD	转换模式选择 0x0: 正常单次转换模式 0x1: 正常连续转换模式 0x2: Offset 自校准模式 0x5: Offset 系统校准模式 0x6: Gain 系统校准模式 其他: 保留
0	PC	Bit 7 到 Bit 1 之奇偶校验位，当 Bit 7~Bit 1 有奇数个 1 时，PC 应为 1，当 B7~B1 有偶数个 1 时，PC 应为 0。若此奇偶校验位错误，则该命令不被执行，且 SYS_CONF0 中的 ERR_CKS 位置会被置1。

转换命令帧时序与读时序主要差别在于转换命令发出后，需要等待芯片内 ADC (DSP) 转换完成。在转换完成前，SDO 引脚是高阻抗状态，需靠片外上拉电阻拉高到 DVDD 电平。当 ADC 转换完成后，SDO 引脚会输出低电平，此时主控 MCU 需打 8bits 的转换时钟，同时 SDI 上的数据为 0xA5 之外的其他值，然后可以开始进行 32bits 转换数据读取。

图4-9为单次转换命令帧不包含和校验的时序

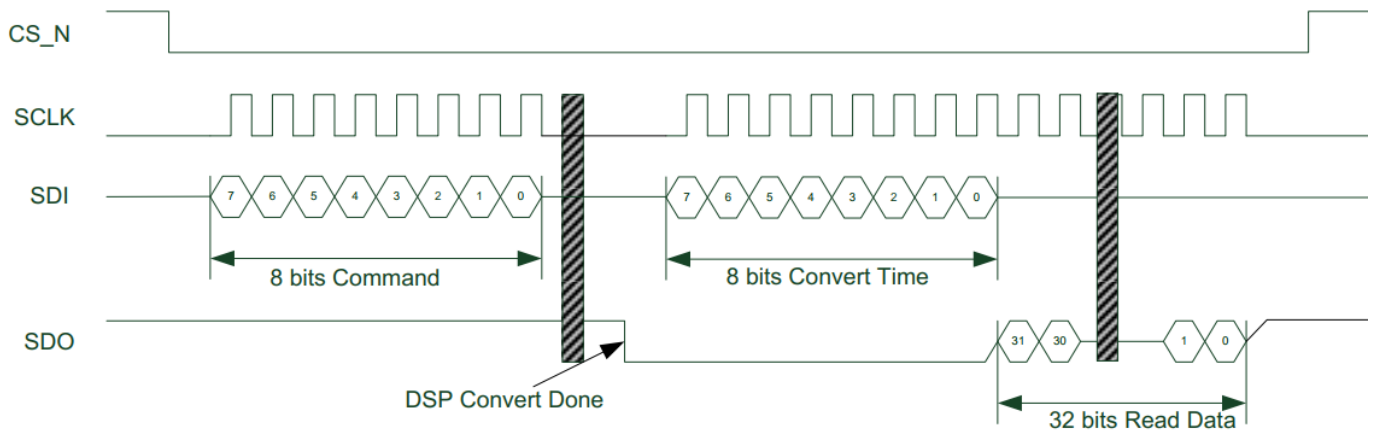


Figure 4-9 SPI 单次转换命令帧时序 (不包含和校验)

图4-10为单次转换命令帧包含和校验的时序

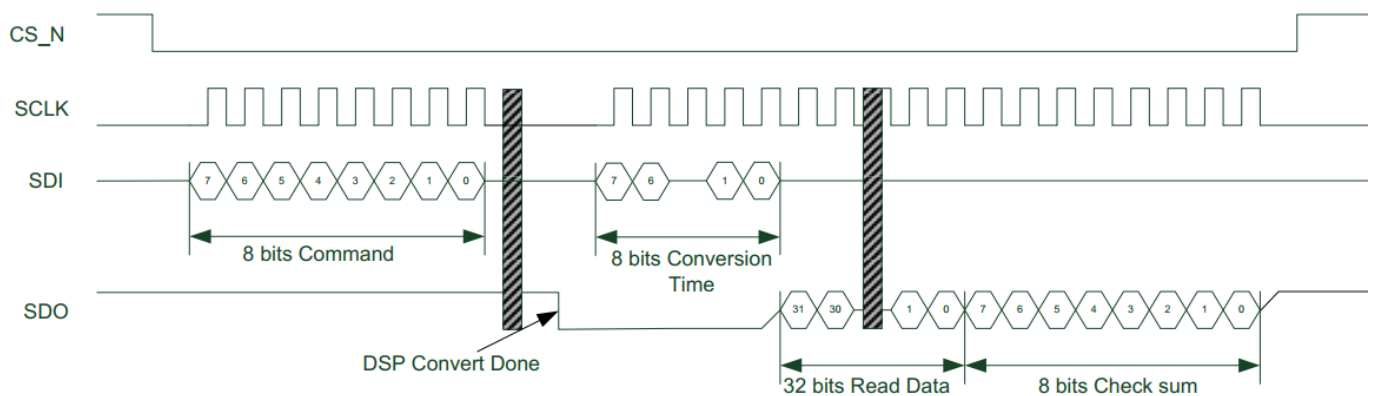


Figure 4-10 SPI 单次转换命令帧时序 (包含和校验)

若选择的是连续转换模式，当 32bits 转换数据传完之后，SDO 又会变为高阻模式，直到下次 ADC 转换完成，将再把SDO拉到0。若主控MCU想要停止连续转换模式，则必须在SDO变低之后的8bits 转换时钟时，在SDI上送入0XA5，则在本次数据传递完成后，芯片会回到待命状态。

图4-11为不包含和校验、且连续转换期间CS_N固定低时的时序图。

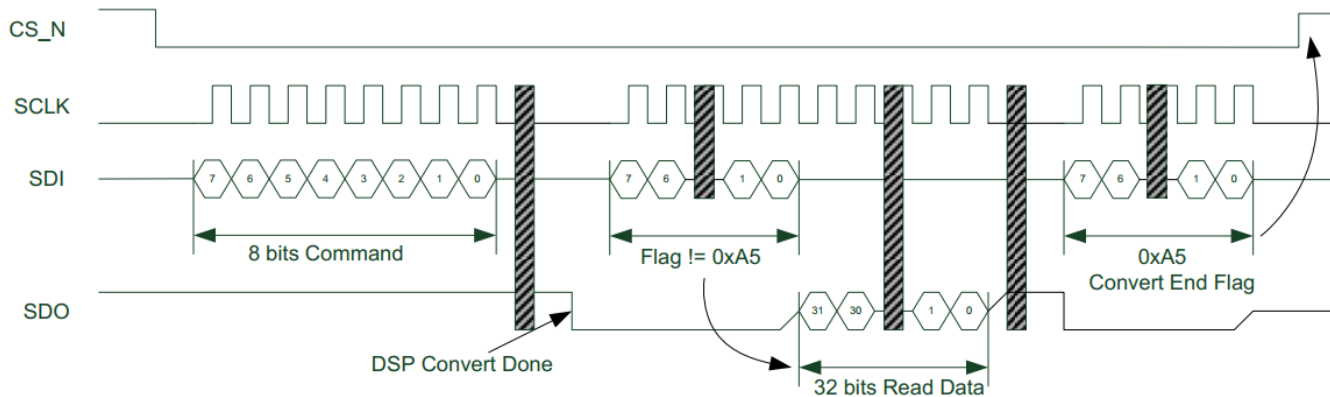


Figure 4-11 SPI 连续转换命令帧时序 (不包含和校验,CS_N 固定低)

图4-12为包含和校验、且连续转换期间CS_N固定低时的时序图。

开启和校验的模式下，如果转换数据的和校验连续出错，建议对 SPI 接口进行强制复位（见 [SPI 接口复位](#) 章节），并重新配置开启转换。

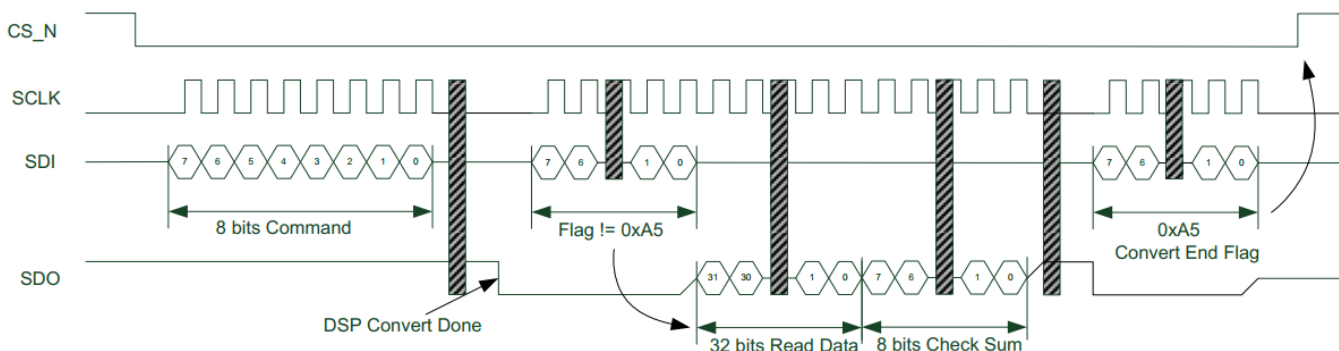


Figure 4-12 SPI 连续转换命令帧时序 (包含和校验,CS_N 固定低)

图 4-13 为不包含和校验、且连续转换时 CS_N 可周期性置 '1' 的时序图(进入此模式前需将 SYS_CONF0 寄存器里的 CSHIGH_MODE 置 1)。CS_N 置 '1' 只可在当次数据读取完成之后发生，这期间 SPI 接口可复用来读取另一颗芯片的数据。另一颗芯片数据读完后，再将当前芯片的 CS_N 置 '0'，如下一个数据完成转换，则 SDO 将置 '0'，通知主控 MCU 取数据。

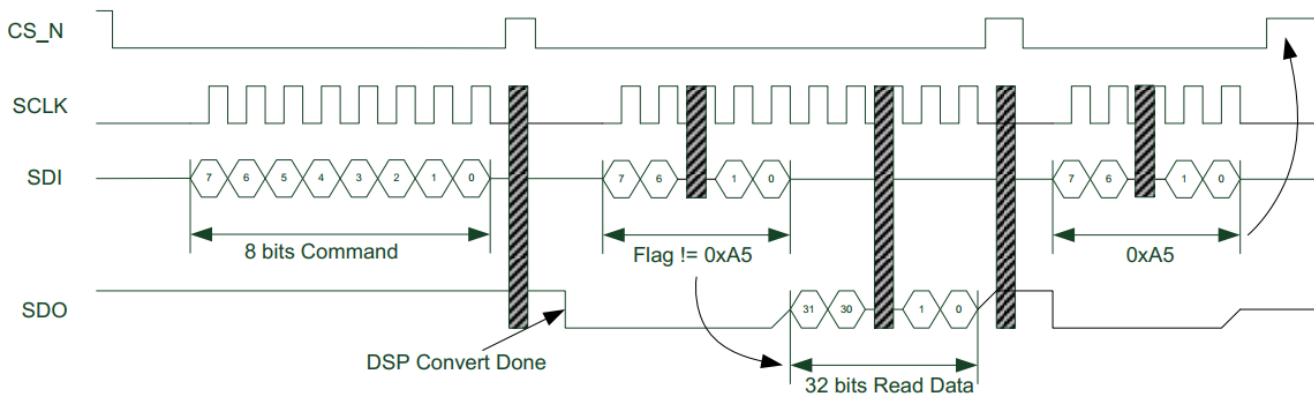


Figure 4-13 SPI 连续转换命令帧时序 (不包含和校验,CS_N 可变)

图 4-14 为包含和校验、且连续转换时 CS_N 可周期性置'1'的时序图(进入此模式前需将 SYS_CONF0寄存器里的CSHIGH_MODE置1)。

开启和校验的模式下，如果转换数据的和校验连续出错，建议对 SPI 接口进行强制复位（见 [SPI 接口复位](#) 章节），并重新配置开启转换。

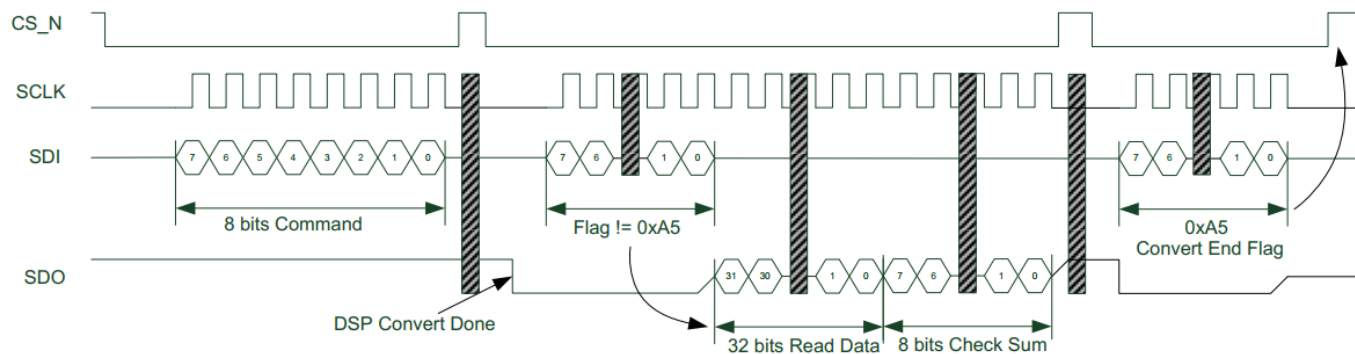


Figure 4-14 SPI 连续转换命令帧时序 (包含和校验,CS_N 可变)

4.4. SPI接口复位

芯片上电完成后，内部 POR 会将 SPI 接口复位，但仍建议在 SDI 上打入 Byte0=0x00, Byte1=0xA5, Byte2=0xFF, Byte3=0x5A, 相应的SCLK上连续32个时钟信号，以强制SPI接口复位。

0x00A5FF5A指令在任何时候都可以复位SPI接口，复位完成后等待1us 后可以重新开始操作SPI指令。

4.5. SPI读写时序参数

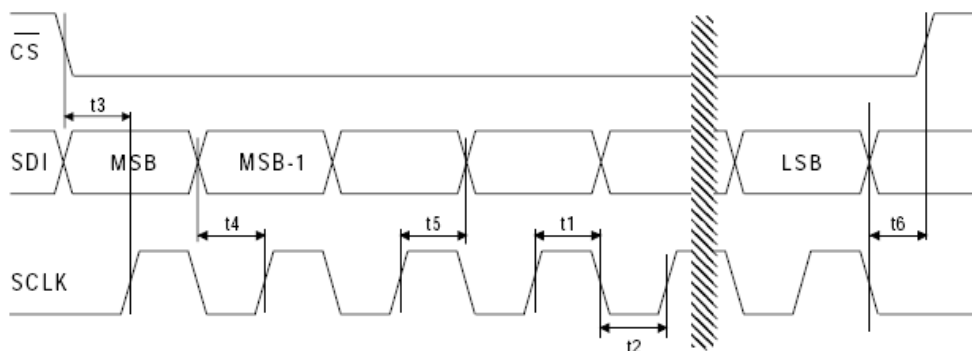


Figure 4-15 SPI 写时序参数图

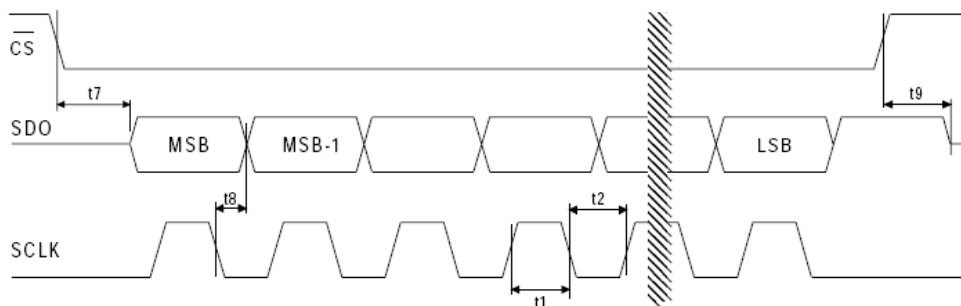


Figure 4-16 SPI 读时序参数图

Table 4-3 SPI 读写时序参数

	标识	最小	典型	最大	单位
SPI 时序					
SPI时钟频率	SCLK	0		10	MHz
SPI时钟脉宽	t1(高)	50			ns
	t2(低)	50			ns
SDI写时序					
CS_N片选到第一个时钟延时	t3	10			ns
DATA领先时钟上升沿的建立时间	t4	10			ns
DATA在时钟沿后的稳定时间	t5	20			ns
时钟下降沿后到CS_N上升的延时	t6	20			ns
SDI读时序					
CS_N信号变低到有效数据	t7			30	ns
SCLK下降沿到新数据输出延时	t8			30	ns
CS_N 信号变高到 SDO 进高阻态的延时	t9			30	ns

SPI写入数据的时候，SDI的数据在SCLK的下降沿变化。

SPI读出数据的时候，SDO的数据变化在SCLK下降沿之后变化。

5. 寄存器描述

5.1. 寄存器地址

KY5532BS 内共有 10 个 32bits 寄存器，可以通过读写命令帧的 ADDR 未来选择要读取或是写入的寄存器地址，下表列出各个寄存器对应的地址与初始值

Table 5-1 寄存器地址表

地址	名称	类型	描述	初始值
0x0	OS_CH0	R/W	ADC通道0 Offset 设置	0x00000000
0x1	GAIN_CH0	R/W	ADC通道0 Gain 设置	0x02000000
0x2	OS_CH1	R/W	ADC通道1 Offset 设置	0x00000000
0x3	GAIN_CH1	R/W	ADC通道1 Gain 设置	0x02000000
0x4	CONV_CO	R/W	CONV_CONF00与CONV_CONF01 设置寄	0x00000000
0x5	CONV_CO	R/W	CONV_CONF10与CONV_CONF11 设置寄	0x00000000
0x6	SYS_CONF0	R/W	系统设置寄存器0	0x00000001
0x7	SYS_CONF1	R/W	系统设置寄存器1	0x00000000
0x8	SYS_CONF2	R/W	系统设置寄存器2	0x00000000
0x9	D_TARG	R/W	增益校准目标寄存器	0x3FFFFFFF
0xA	CONV_DAT	R	转换数据寄存器	--
其他	保留			--

下面章节针对各个寄存器做详细介绍，需留意各寄存器中的“保留”位，需保持其默认值。

5.2. OS_CHx/GAIN_CHx 寄存器

OS_CHx与GAIN_CHx用来存储相对应通道(x=0 or 1)的Offset与Gain校准值

Table 5-2 OS_CHx 定义

位置	名称	类型	描述	Default
31:0	OS_CHx	R/W	ADC 通道 x(x=0 or 1)的 Offset 校准值，此校准值可由主控 MCU 端填入，或是在进行 Offset 自校准/系统校准时由芯片自动更新，此校准值为 32bits 有符号补码，高 2 位为符号位，在进行标准模式转换完成后，会先减掉此 Offset 值后再进行增益校准，下面列出各种数值代表意义。 0x00000000: 偏差0 0x20000000: 正半量程 (+0.50) 0x3FFFFFFF: 正满量程 (+1.00) 0xE0000000: 负半量程 (-0.50) 0xC0000000: 负满量程 (-1.00)	0x00000000

Table 5-3 GAIN_CHx 定义

位置	名称	类型	描述	Default
31:0	GAIN_CHx	R/W	ADC通道x(x=0 or 1)的Gain校准值，此校准值可由主控 MCU端填入，或是在进行Gain系统校准时由芯片自动更新，此校正值为32 bit无号数，在进行标准模式转换后，会先减掉Offset校准值后再乘上此增益校准值，下面列出各种数值代表意义 0x02000000: Gain = 1.00 0x03000000: Gain = 1.50 0x01000000: Gain = 0.5 0x04000000: Gain = 2.00	0x02000000

实际进行ADC转换时，一般情况下，即 SYS_CONF0寄存器的OGS=0，则 CONV_CONFx寄存器里的 CHS 选0 信号通道时，ADC 选取 OS_CH0/GAIN_CH0 里的校准值进行计算。CONV_CONFx 寄存器里的 CHS 选 1 信号通道时，ADC选取OS_CH1/GAIN_CH1里的校准值进行计算。如表5-4前两组所示。

如SYS_CONF0寄存器的OGS=1时，则ADC转换时实际加载的Offset和Gain校准参数与CONV_CONFx 寄存器里的OGSEL设置有关，而与CHS无关。

这样可对转换的同一个信号通道，在不同的转换时刻选用两套不同的 Offset 和 Gain 校准参数。例如在 SYS_CONF0 寄存器的 OGS=1 时，CONV_CONF00 和 CONV_CONF01 的 CHS 都写'0'，但 OGSEL 分别

写'0'和'1'，那么在通过转换命令帧选用 CONV_CONF00 和 CONV_CONF01 进行转换时，所采样转换的信号通道都是通道 0，但采用的 Offset 和 Gain 校准参数则分别为 OS_CH0/GAIN_CH0和OS_CH1/GAIN_CH1，如表5-4后两组所示。

用户也可以在 MCU 端保存 Offset 和 Gain 校准参数，那么上述 OS_CHx/GAIN_CHx 寄存器都采用默认值即可。

Table 5-4 校准值选择表

SYS_CONF0 寄存器中OGS 设置	CONV_CONFx 寄存器中的 CHS	CONV_CONFx 寄存器中的 OGSEL	使用的校准值
0	0	X	OS_CH0/GAIN_CH0
0	1	X	OS_CH1/GAIN_CH1
1	X	0	OS_CH0/GAIN_CH0
1	X	1	OS_CH1/GAIN_CH1

5.3. CONV_CONFx 寄存器

CONV_CONFx (x=0 or 1)是用来存储转换设置的寄存器，芯片内共有四组转换设置可供调用，其中 CONV_CONF0包含 CONV_CONF00 与 CONV_CONF01两组转换设置, CONV_CONF1包含CONV_CONF10与 CONV_CONF11两组设置。具体使用哪组转换设置是由转换命令帧中的 CONV_CONF 来决定。在每次开始转换之前，主控 MCU端需要先将相对应的CONV_CONFx寄存器设置好。

表5-5列出CONV_CONFx的具体定义。

Table 5-5 CONV_CONFx 定义

寄存器	位置	名称	类型	描	Default
CONV_CO	<31:16>	CONV_CONF01	R/W	转换设置1，具体配置可参考Table 5-6	0x0000
CONV_CO	<15:0>	CONV_CONF00	R/W	转换设置0，具体配置可参考Table 5-6	0x0000
CONV_CO	<31:16>	CONV_CONF11	R/W	转换设置3，具体配置可参考Table 5-6	0x0000
CONV_CO	<15:0>	CONV_CONF10	R/W	转换设置2，具体配置可参考Table 5-6	0x0000

Table 5-6 CONV_CONFxx 定义

D15	D14	D13	D12	D11	D10	D9	D8
	TMPEN	OGSEL	CHS	OD	DLY	DLY	
D7	D6	D5	D4	D3	D2	D1	D0
DR					GA		

位置	名称	类型	描述	Default
15			保留	0x0
14	TMPEN	R/W	温度传感器使能 0: 该次转换的信号通道由CONV_CONFxx里的CHS决定 1: 该次转换为温度传感器转换 若该次转换为温度传感器转换，则芯片会自动将SYS_CONF1中的TMPPDN置1，结束转换后，会自动将TMPPDN置0.	0x0
13	OGSEL	R/W	校准值寄存器选择，此寄存器只有在SYS_CONF0的OGS=1时才会有作用，具体可以参考 Table 5-4 0: 选择OS_CH0/GAIN_CH0 1: 选择OS_CH1/GAIN_CH1	0x0
12	CHS	R/W	待转换的 ADC通道选择 0: 选择通道0，对应VIP0/VIN0信号引脚 1: 选择通道1，对应VIP1/VIN1信号引脚	0x0
11	OD	R/W	输入端开路检测选择 0: 关闭开路检测功能 1: 开启开路检测功能，芯片内部会输出 0.5uA 电流来鉴别外部是否开路	0x0
10:9	DLY	R/W	滤波器延时时间选择，用来控制打开 ADC 后到开始进行滤波器转换的时间延迟，1 clock 等于 1 个ADC工作时钟周期，默认是819200Hz。 0x0: 256 ADC clocks 0x1: 512 ADC clocks 0x2: 16 ADC clocks 0x3: 32 ADC clocks	0x0
8			保留	0x0

7:4	DR	R/W	ADC数据输出码率选择 当 SYS_CONF1 的 FR_SEL = 0 (50 Hz 模式), SYS_CONF0 的 HBF_EN = 0 (不开半带滤波器) 时,输出频率如下: 0x0: 51200 Hz 0x1: 25600 Hz 0x2: 12800 Hz 0x3: 6400 Hz 0x4: 3200 Hz 0x5: 1600 Hz 0x6: 800 Hz 0x7: 400 Hz 0x8: 200 Hz 0x9: 100 Hz 0xA: 50 Hz 0xB: 25 Hz 0xC: 12.5 Hz 0xD~0xF: 6.25 Hz 当FR_SEL=1(60 Hz模式), 输出频率为上述数值乘1.2 HBF_EN = 1 (开启半带滤波器) 时, 上述频率再除以2	0x0
3			保留	0x0
2:0	GA	R/W	ADC 模拟增益选择 0x0: x64 0x1: x128 0x2: x16 0x3: x32 0x4: x4 0x5: x8 0x6: x1 0x7: x2	0x0

5.4. SYS_CONFx 寄存器

SYS_CONFx (x=0~2)为系统相关的配置寄存器，主控MCU端需在上电后先进行系统配置。

5.4.1. SYS_CONF0

Table 5-7 SYS_CONF0 定义

D31	D30	D29	D28	D27	D26	D25	D24
RS_SYS					OGS	HBF_EN	
D23	D22	D21	D20	D19	D18	D17	D16
	CKS_EN						CSHIGH_MODE
D15	D14	D13	D12	D11	D10	D9	D8
PHA	PHA	PHA	PHA	PHA	PHA	PHA	PHA
D7	D6	D5	D4	D3	D2	D1	D0
		OT_S		PW_LV	ERR_CKS	ERR_C	RS_V

位置	名称	类型	描述	Default
31	RS_SYS	R/W	系统全局复位(不包含 SPI 接口部分)，此位被写 1 之后，会进行系统全局复位，此位会在 10 ms 后自动清 0。芯片有内置上电复位电路，如系统应用允许，可在上电后先写该BIT复位芯片，然后进行其他配置。 写入 0:无效果 写入 1: 开始全局复位 读 取 0: 全局复位已完成 读 取 1:全局复位进行中	0x0
30:27			保留	0x0
26	OGS	R/W	校准寄存器选择，具体可参考 Table 5-4 0: 由CONV_CONFx寄存器中的CHS决定 1: 由CONV_CONFx寄存器中的OGSEL决定	0x0
25	HBF_EN	R/W	Halfband 滤波器开关选择 0: 关闭Halfband滤波器 1: 开启Halfband滤波器，此时输出码率会减半	0x0
24:23			保留	0x0

22	CKS_EN	R/W	SPI接口和校验使能 0: 关闭SPI接口和校验 1: 开启SPI接口和校验	0x0
21:17			保留	0x0
16	CSHIGH_MODE	R/W	SPI片选模式选择 0: 关闭 SPI 片选信号可置 1 模式，当芯片处于连续转换模式时,只要 SPI 片选信号置1，即会退出连续转换模式 1: 开启SPI片选信号可置1模式，当连续转换模式时，当 SPI片选置1，不会退出连续转换模式。当SPI片选再度置0时，会继续之前的连续转换模式，直到收到停止连续转换模式指令(详见转换命令帧章节).	0x0
15:8	PHA	R/W	ADC 码流相位延时选择 0x00: 不延时 0x01: 延后1个ADC时钟 0x02: 延后2个ADC时钟 ... 0xFF: 延后255个ADC时钟	0x0
7:6			保留	0x0
5	OT_S	R	Offset 自校准标志位，此位与 SYS_CONF1 的 SHI 位同步变化 0: Offset自校准未进行 1: Offset自校准进行中	0x0
4			保留	0x0
3	PW_LV	R	芯片电源欠压检测 0: 芯片电源在3V以上 1: 芯片电源已掉到3V以下	0x0
2	ERR_CKS	R	SPI 奇偶校验或和校验错误，此寄存器会在主控MCU读取此寄存器后自动清0 0: 未发生错误 1: 表示最近一次接收到的命令帧奇偶校验错误，或是写入的32bits数据和校验错误.	0x0

1	ERR_C	R	ADC 转换错误，此寄存器会在主控 MCU 读取此寄存器后自动清0 0: 未发生错误 1: ADC 转换错误 有两种错误可能 a. 未转换完成(SDO 未变为 0)前就被打断 b. ADC转换结果发生溢出(overflow)	0x0
0	RS_V	R/W	复位有效标志 0: 上次复位失败，主控MCU 需要重新进行全局复位 1: 上次复位成功	0x0

5.4.2. SYS_CONF1

Table 5-8 SYS_CONF1 定义

D31	D30	D29	D28	D27	D26	D25	D24
RCHPDN	POWD	FR_SEL	SHI	VRS	SWT_SIG	CHS	OD
D23	D22	D21	D20	D19	D18	D17	D16
	GA<2>	GA<1>	GA<0>			TMPPDN	ADCPDN
D15	D14	D13	D12	D11	D10	D9	D8
GAIN_MODE				ADITB<1>	ADITB<0>	ADITA<1>	ADITA<0>
D7	D6	D5	D4	D3	D2	D1	D0
IDT<1>	IDT<0>	CKMODE<1>	CKMODE<0>				

位置	名称	类型	描述	Default
31	RCHPDN	R/W	内部高频RC时钟开关，此寄存器受晶体时钟监测结果控制，如果监测到连续200ms没有晶体时钟，则将自动将此寄存器置1，打开RCH时钟并将系统时钟切换至RCH。 读取 0: RCH 模块已被关闭 读取 1: RCH模块已被打开 主控MCU端也可以强制打开RCH模块 写 入 0:无作用 写入 1: 强制打开 RCH 模块，但是并不会将系统时钟切换到 RCH	0x0
30	POWD	R/W	低功耗模式选择 0: 正常模式 1: 低功耗模式，此模式下芯片功耗小于1uA	0x0
29	FR_SEL	R/W	频率模式选择 0: 50Hz 模式，对应 ADC 时钟 819.2kHz（系统频率除以6） 1: 60Hz 模式，对应 ADC 时钟 983.04kHz（系统频率除以5）	0x0
28	SHI	R/W	输入信号短路，该 BIT 与 SYS_CONF0 里的 OT_S 同步变化 读取 0: 内部短路功能已关闭 读取 1: 内部短路已使能 写入 0: 无作用 写入 1: 强制使能内部短路	0x0
27	VRS	R/W	ADC基准源选择 0:使用外部基准源，REFP和REFN为基准源输入 1:使用内部 BGP 电路作为基准源，基准电压约 1.2V，典型温度系数 10ppm/°C，从 REFP 和 REFN 引脚输出。外部 REFP 和 REFN 之间需加 1 个 1uF 去耦电容。	0x0
26	SWT_SIG	R	内部接地开关使能，开关的一端接芯片 SWT 引脚，另一端接 AVSS引脚。 0: 关闭开关 1: 打开开关	0x0

25	CHS	R	ADC 通道选择，此寄存器在开始 ADC 转换时，会自动更新为 CONV_CONFx 寄存器内的 CHS 设定值 0: 选择ADC通道0 1: 选择ADC通道1	0x0
24	OD	R	ADC 开路检测选择，此寄存器在开始 ADC 转换时，会自动更新为 CONV_CONFx 寄存器内的 OD 设定值 0: 关闭开路检测功能 1: 开启开路检测功能	0x0
23			保留	
22:20	GA	R	ADC 增益选择，此寄存器在开始 ADC 转换时，会自动更新为 CONV_CONFx 寄存器内的 GA 设定值 0x0: x64 0x1: x128 0x2: x16 0x3: x32 0x4: x4 0x5: x8 0x6: x1 0x7: x2	0x0
19:18			保留	
17	TMPPDN	R/W	温度传感器使能，此寄存器在开始 ADC 转换时，会自动更新为 CONV_CONFx 寄存器内的 TMPEN设定值 0: 温度传感器已关闭 1: 温度传感器已使能	0x0
16	ADCPDN	R/W	ADC 模拟模块使能，上电后主控 MCU 需设置该 BIT 为'1'以打开ADC 读取 0: ADC 已关闭 读取 1: ADC 已使能 写入 0:无作用 写入1: 使能ADC	0x0
15	GAIN_MODE		当 ADC 增益选择为小于等于 16 倍时，需将此 BIT 置'1'，大于16倍时为默认的'0'	0x0
14:12			保留	

11:10	ADITB<1:0>	R/W	ADC电路B部分的电流消耗设置。在需要降低功耗的应用场合可配置此寄存器为01。 00: 默认功耗 01: -50% 10: 禁止 11: 禁止	0x0
9:8	ADITA<1:0>	R/W	ADC 电路 A 部分的电流消耗设置，正常情况下需设置为10。在需要降低功耗的应用场合，可在降低 ADC 工作频率的基础上（见 SYS_CONF2），配置此寄存器为01。 00: 默认功耗 01: -50% 10: +50% 11: 禁止	0x0
7:6	IDT<1:0>	R/W	仪表放大器的电流消耗设置。在需要降低功耗的应用场合可配置此寄存器为01或10。 00: 默认功耗 01: -33% 10: -50% 11: -60%	0x0
5	CKMODE<1>	R/W	在51.2kHz的码率设置时，不管发起的是单次转换还是连续转换模式，该位必须配置为1。 如果发起的是单次转换模式，800Hz 以上的码率设置时，该位也必须配置为1。	0x0
4	CKMODE<0>	R/W	需配置为1	0x0
3:0			保留	0x0

5.4.3. SYS_CONF2

Table 5-9 SYS_CONF2 定义

D31	D30	D29	D28	D27	D26	D25	D24
ADCKDIV2		REFTRIM_L					
D23	D22	D21	D20	D19	D18	D17	D16
	REFTRIM	REFTRIM	REFTRIM			DMODE <1>	DMODE <0>

D15	D14	D13	D12	D11	D10	D9	D8
			BGP_MODE	RCTRIM<3>	RCTRIM<2>	RCTRIM<1>	RCTRIM<0>
D7	D6	D5	D4	D3	D2	D1	D0
	VCMTRIM						

位置	名称	类型	描述	Default
31	ADCKDIV2	R/W	ADC工作频率选择, 正常情况下采用默认值即可。该BIT设 1 后, CONV_CONFx 寄存器里 DR 所对应的 ADC 数据率也会相应除以 2。在 ADC 精度足够, 但功耗更为敏感的应用领域, 可将该 BIT 设为 1 后, 再将 ADITA<1:0>设置为 01, 以及 IDT<1:0>设置为 10, 以降低芯片功耗。此时 ADC 的 ENOB将下降约1BIT。 0: 819.2kHz (50Hz模式下, 60Hz模式下则乘1.2) 1: 409.6kHz	0x0
30			保留	0x0
29	REFTRIM_L	R/W	内部基准电压源(BGP)的温度系数调节 0: 默认值 1: +45ppm/°C	0x0
28:23			保留	0x0
22:20	REFTRIM<2:0>	R/W	内部基准电压源(BGP)的温度系数调节 000:默认值; 001:+10ppm/°C; 010:+20ppm/°C; 011:+30ppm/°C; 100:+30ppm/°C; 101:-30ppm/°C; 110:-20ppm/°C; 111:-10ppm/°C	0x0
19:18			保留	0x0
17:16	DMODE	R/W	DMODE 设置, 在数据率 DR 设置为 400Hz 及以下时, 建议配置为'10'; DR 在 400Hz~6.4kHz 时, 配置为'00';DR 在 12.8kHz 及以上时, 配置为'11'。	
15:13			保留	0x0

12	BGP_MODE	R/W	内部基准电压源(BGP)的模式, 在使用内部BGP作为ADC基准源时, 建议配置为1 0:默认模式 1:低offset模式	0x0
11:8	RCTRIM<3:0>	R/W	高频RC时钟的频率调节。 芯片内部 RCH 时钟在-40~85 度范围内随温度的频率变化小于 1%, 但芯片之间的 RCH 频率存在固有偏差。如系统应用在无晶体的场合, 且希望 RCH 频率精度较高时, 需要MCU做额外校正, 校正值配置到此寄存器。有晶体的应用场合则无需配置此寄存器。	0x0
			0000:默认值; 0001:-2.5%; 0010: -5%; 0011: -7.5%; 0100: -10%; 0101: -12.5%; 0110: -15%; 0111: -17.5% 1000: +20%; 1001: +17.5%; 1010: +15%; 1011: +12.5%; 1100: +10%; 1101: +7.5%; 1110: +5%; 1111: +2.5%	
7			保留	0x0
6	VCMTRIM	R/W	输入信号共模电压调节 0: 默认值 1: 调节输入信号共模电压, 在输入信号共模低于0.5V时配置为'1'	0x0
5:0			保留	0x0

5.5. D_TARG 寄存器

D_TARG寄存器为系统GAIN校准时需要用到的寄存器，详见GAIN系统校准章节。

Table 5-10 D_TARG 定义

位置	名称	类型	描述	Default
31:0	D_TARG	R/W	系统 Gain 校准之 ADC 期望值 0x20000000: 正半量程 (+0.50) 0x3FFFFFFF: 正满量程 (+1.00) 0xE0000000: 负半量程 (-0.50) 0xC0000000: 负满量程 (-1.00)	0x3FFFFFFF

5.6. CONV_DATA 寄存器

CONV_DATA 寄存器为 ADC 转换完成后数据存储的寄存器，通过转换命令帧后获得的 ADC 转换数据除了存储在 CONV_DATA 之外，同时也会及时通过 SPI 送给主控 MCU。一般情况下，发送转换命令帧后需及时读取ADC数据，详见转换命令帧章节

Table 5-11 CONV_DATA 定义

位置	名称	类型	描述	Default
31:1	DATA	R	ADC转换结果 bit[31:1], bit[0]为当次数据所的信号通道。bit[31:1]为 31 位有符号补码，高 2 位为符号位，将 bit[0]补0后，bit [31:0]的结果: 0x20000000: 正半量程 (+0.50) 0x3FFFFFFF: 正满量程 (+1.00) 0xE0000000: 负半量程 (-0.50) 0xC0000000: 负满量程 (-1.00)	--
0	CHL	R	表示该次转换的通道选择 0: 该次转换为通道0 1: 该次转换为通道1	--

6. ADC 校准

6.1. 校准概述

芯片的校准分为两个部分，offset校准和gain校准。

同时又分为自校准和系统校准两类，不管是自校准还是系统校准，用户都需先校准offset，后校准gain。校准时也沿用CONV_CONFx寄存器里的DR (Data Rate)设置，如果时间允许，客户应尽可能使用更低的数据rate来进行offset校准和gain校准，以便得到更精确的校准值。如果期望校准值再精确（如24BIT以上的无噪声精度），可以由主控MCU端多发起几次校准，将几次的校准值取平均值，再写入校准寄存器中。

6.2. Offset 自校准

MCU 通过转换命令帧配置芯片进入 offset 自校准模式后（详见 4.3. 转换命令帧章节），芯片将在内部将选中通道的输入端短路，此时 ADC 输入的信号为 0 信号，然后以指定的 CONV_CONFx 寄存器中的 ADC 配置参数（如 ADC 增益、DR 配置等）测量此时的 ADC 值，所测得的 ADC 转换值即为芯片自身所具有的 offset，芯片自动将该 offset 值填入相应通道的 offset 校准寄存器中，同时也从 SDO 上输出数据以便 MCU 读取。

6.3. Offset 系统校准

MCU 通过转换命令帧配置芯片进入 offset 系统校准模式后，芯片将以指定的 CONV_CONFx 寄存器中的 ADC 配置参数（如 ADC 增益、DR 配置等）测量此时的 ADC 值。在此之前，用户需保证芯片外部所加信号为 0，此时所测得的值即为系统 offset，芯片自动将该 offset 值填入相应通道的 offset 校准寄存器中，同时也从 SDO 上输出数据以便 MCU 读取。

MCU 也可通过转换命令帧配置芯片进入单次或连续转换模式，开启测量。在此之前，用户需保证芯片外部所加信号为 0，此时所测得的值即为系统 offset。然后 MCU 通过 SPI 读取 ADC 值，如需要更高精度，可多次测量，将这几次得到的 offset 求平均后，再写入芯片相应通道的 offset 校准寄存器中。

6.4. Gain 系统校准

增益(gain)的系统校准由 MCU 实现，需在校准 offset 之后实施。校准 Gain 时，用户需保证芯片外部所加信号幅度达到满量程的 10%以上（最好为 20%~50%之间），再由 MCU 发起转换操作，芯片将以指定的 CONV_CONFx 寄存器中的 ADC 配置参数（如 ADC 增益、DR 配置等）测量此时的 ADC 值。

转换完成后，MCU 通过 SPI 读取 ADC 值，如需要更高精度，可多次测量，将这几次得到的值求平均得到 D_{out} ，再根据当前所加外部信号对应的目标值 D_{targ} （即用户希望当前信号所对应的 ADC 值），计算增益校准系数 $GAIN_CHx = D_{targ}/D_{out}$ ，并将 $GAIN_CHx$ 填入相应通道的 gain 校准寄存器中。

6.5. 正常转换时的数据校准

正常转换时，假设 ADC 经滤波器得到的值为 *Dori*，根据 CONV_CONFx 寄存器里的配置（如果系统寄存器里的 OGS='0'，则使用信号通道序号所对应的 Offset/Gain 校准寄存器组的值），该次转换对应选择的

offset 和 gain 校准寄存器值分别为 OS_CHx 和 GAIN_CHx，则芯片将自动计算值：

$$Dout = GAIN_CHx * (Dori - OS_CHx)$$

并将其填入转换数据寄存器。

7. 温度传感器

芯片内部集成 2°C 精度的温度传感器，通过设置 CONV_CONFx 寄存器里的 TMPEN=1，即可在以该 CONV_CONFx 作为转换配置时，对芯片温度进行测

量。传感器曲线的曲线：

只使用 ADC 的高 16BIT 进行计算，此时的公式如下所示：

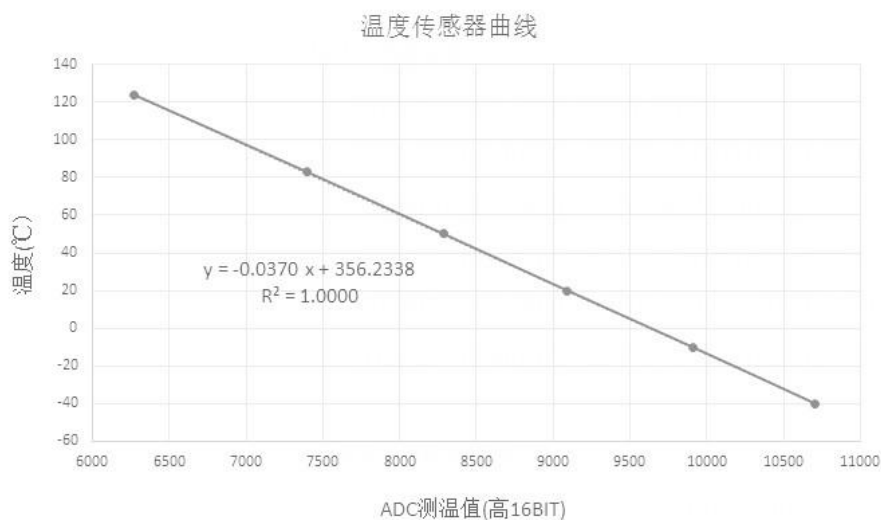


Figure 7-1 温度传感器曲线

公式为 $y = -0.037x + 356.23$ ，其中 x 为高 16BIT ADC 数据，求得的 y 即为当前温度。公式中的截距系数 356.23，对于每颗芯片来说会有一些的差异，需要在应用时做单点校正，即根据已知温度 y_0 和 ADC 值 x_0 ，计算当前芯片的准确截距值。增益系数 -0.037，芯片之间的差异较小，不用额外做校正。

8. 应用框图

8.1. 桥式传感器

使用内部接地开关：

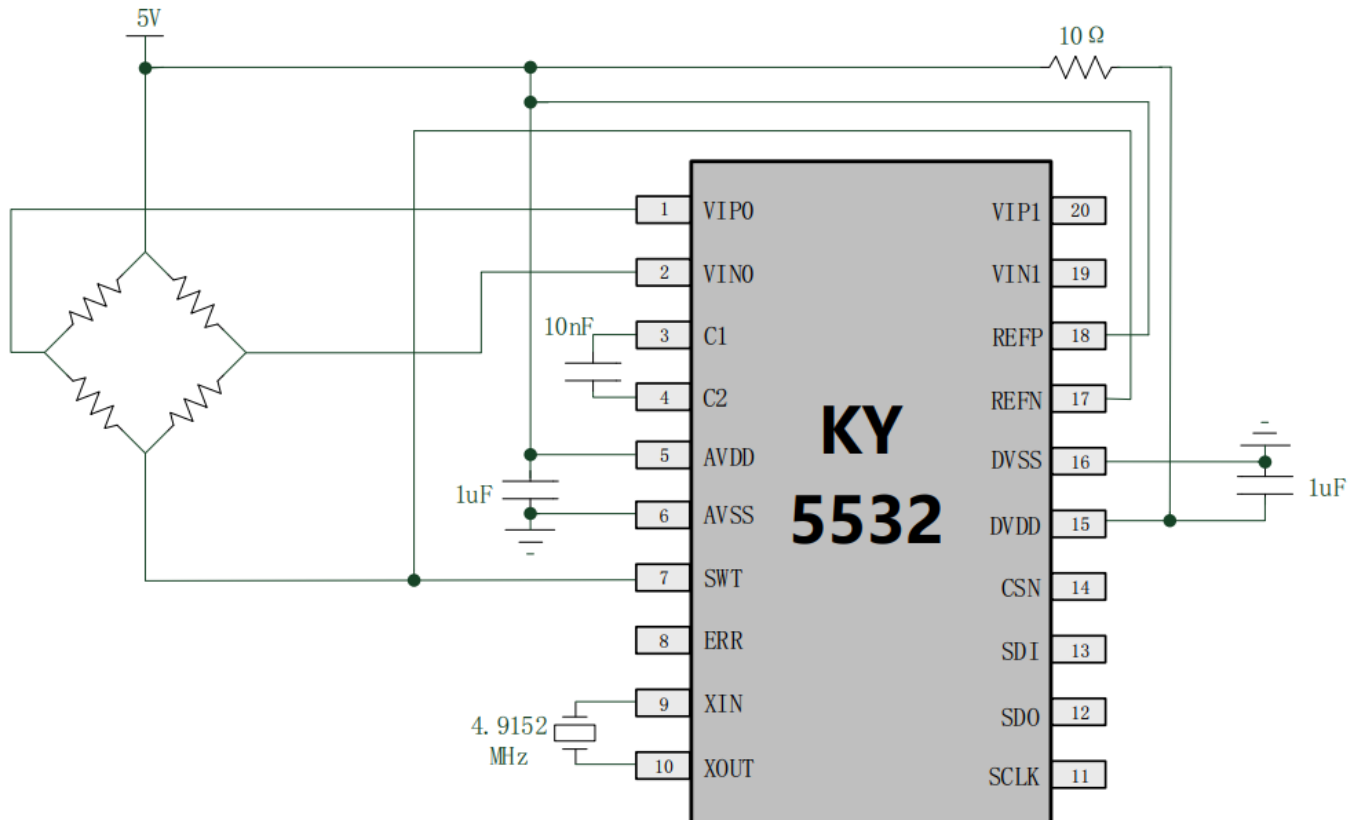


Figure 8-1 KY5532BS 应用图 1

补充说明：

- 如采用外部输入时钟，可从XIN引脚输入时钟信号
- DVDD上的10欧电阻也可省略
- 在不需精确时钟的应用场合，可不使用外部晶体或外部输入时钟，而采用芯片内部 4.9MHz RC 时钟
- 要求快速响应的应用领域（例如ADC输出数据率3200Hz以上），C1/C2之间的电容需要减小为1nF或470pF.

不使用内部接地开关:

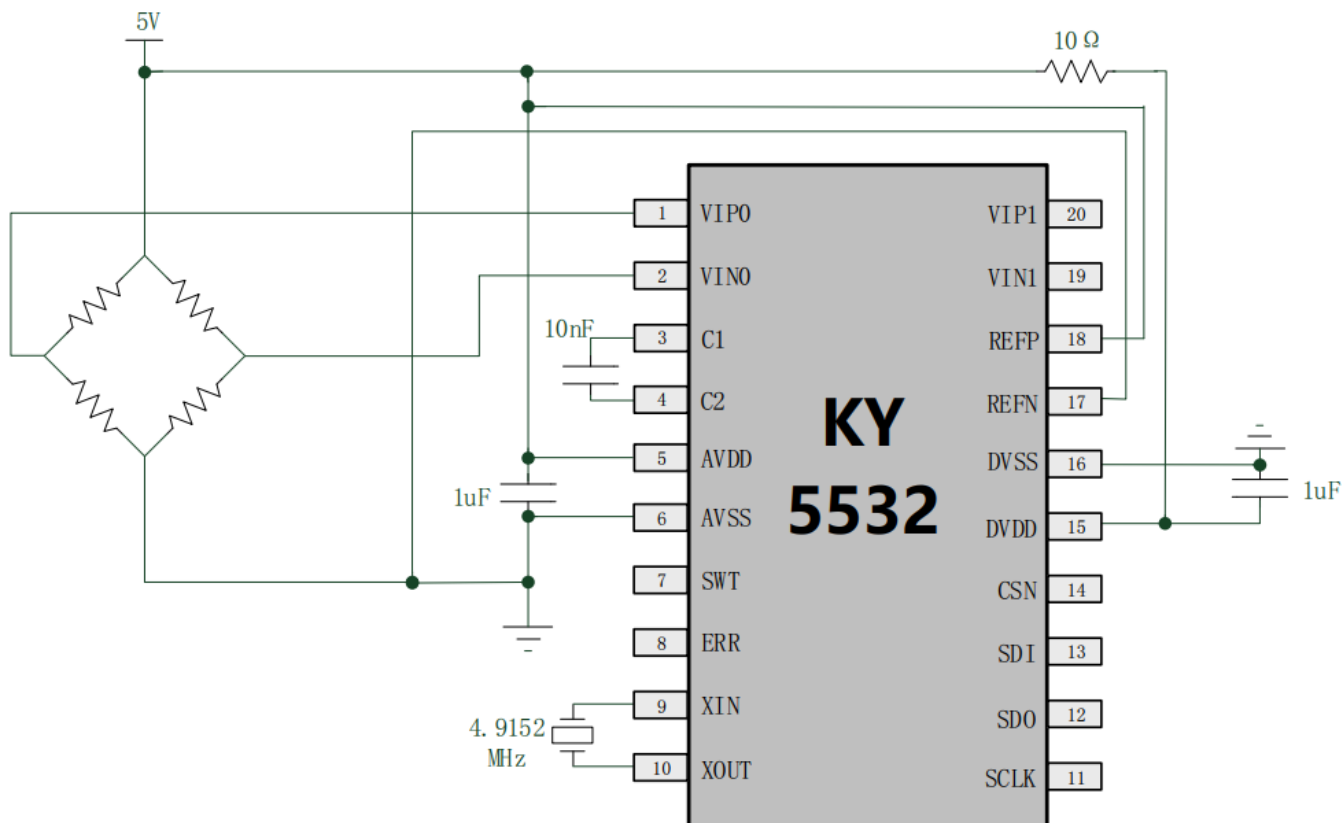


Figure 8-2 KY5532BS 应用图 2

8.2. 其他传感器

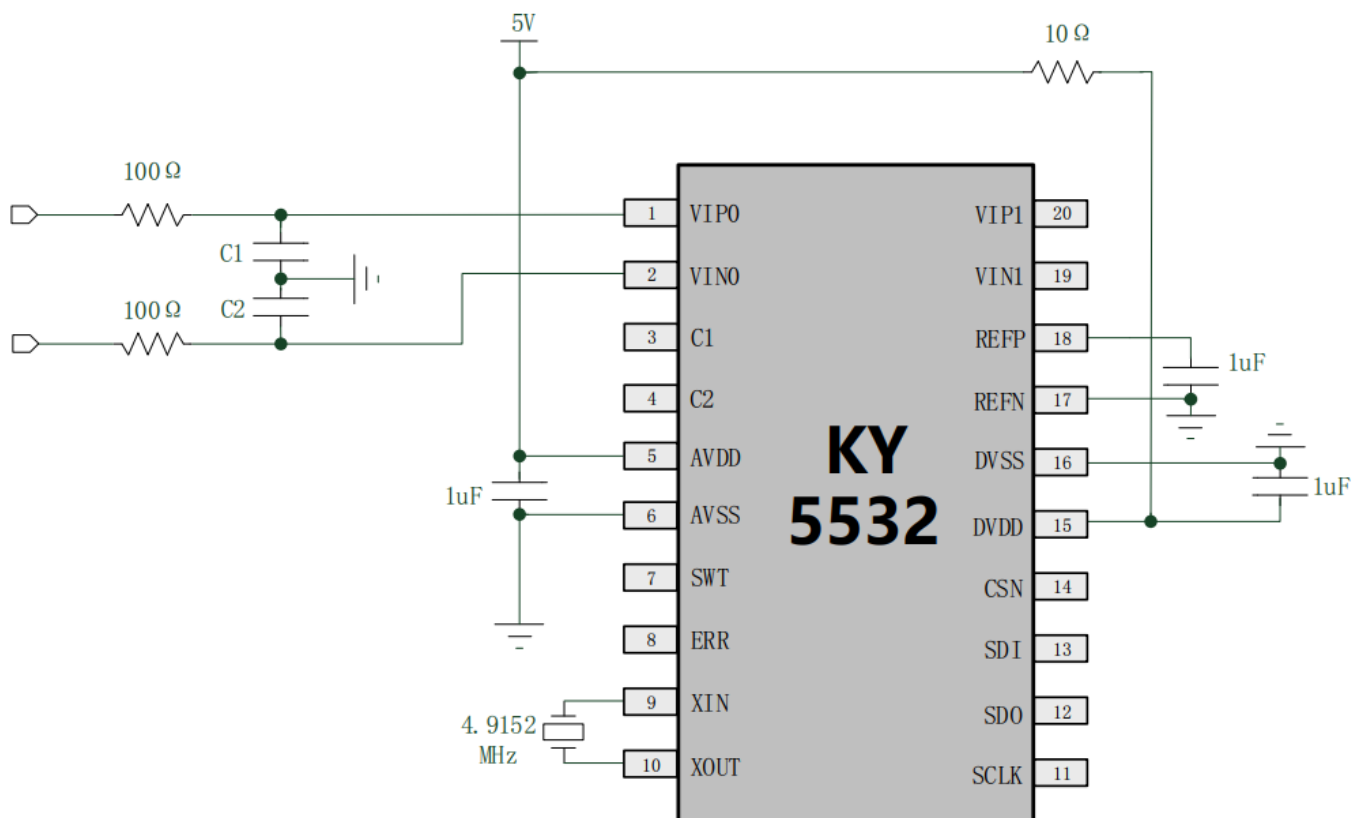


Figure 8-3 KY5532BS 应用图 3

补充说明:

如采用外部输入时钟，可从XIN引脚输入时钟信号

DVDD上的10欧电阻也可省略

在不需要精确时钟的应用场合，可不使用外部晶体或外部输入时钟，而采用芯片内部 4.9MHz RC 时钟

要求快速响应的应用领域（例如ADC输出数据率3200Hz以上），C1/C2之间的电容需要减小为1nF 或470pF

订货信息:

型号	位数	通道	线性误差	温漂	温度范围	封装
KY5532BSZ	32	2	0.0005% FS	5nV /°C	-40~+105°C	SSOP20

版本历史

日期	版本号	描述
2020-3-2	1.0	初始版本
2020-3-25	1.1	修订封装尺寸等内容
2020-5-5	1.2	修订寄存器描述格式
2020-5-20	1.3	更新测试图表